

# 小型 GPU コア電圧レギュレータ向け、VID 入力対応 PWM DC/DC コントローラ

## ISL95870, ISL95870A, ISL95870B

ISL95870/ISL95870A/ISL95870B は、インターシル独自の R<sup>4</sup> テクノロジーを採用した、シングルフェーズの同期整流型降圧 PWM レギュレータです。入力電圧範囲が 3.3V ~ 25V と広く、バッテリーや AC アダプタで動作するシステムに最適です。ISL95870A と ISL95870B は、出力電圧を動的に変化させ、かつスルーレートを制御したいアプリケーションに適した、低価格なソリューションです。ソフトスタート時間とダイナミック・セットポイント・スルーレートを外付けコンデンサによって設定することができます。抵抗で設定した 4 通りのセットポイント・リファレンス電圧から、1 つを電圧識別ロジック入力によって選択します (ISL95870A と ISL95870B)。出力電圧はこのセットポイント・リファレンス電圧によって設定され、帰還抵抗分圧回路を使用しない場合は 0.5V ~ 1.5V の範囲で、帰還抵抗分圧回路を使用した場合は最高 5V の範囲で、それぞれ設定可能です。

R<sup>4</sup> モジュールは R<sup>3</sup> モジュールと比べてとき、軽負荷時の効率率はほぼ同等、負荷変動応答はより高速、正確な周波数制御、外付け補償回路が不要といった特長があります。これらの改良点に加え、MOSFET ドライバとショットキー・ブートストラップ・ダイオードを内蔵しているため、わずか数個の部品を外付けするだけで、きわめてコンパクトかつ高性能なレギュレータを構成できます。また、出力電圧の差動リモートセンス機能とスイッチング周波数の設定機能が新たに追加されています。電力変換効率をできるだけ高めるために、アプリケーションがスタンバイ状態のような軽負荷動作となった場合、コンバータは自動的にダイオード・エミュレーション・モード (DEM) に移行するように工夫されています。

### 特長

- 入力電圧範囲：3.3V ~ 25V
- 出力電圧範囲：0.5V ~ 5V
- 高精度なレギュレーション
  - 独自の R<sup>4</sup> 周波数制御ループ
  - -10 °C ~ +100 °C の範囲でシステム精度 ± 0.5%
- 優れた負荷変動応答
  - インターシル独自の R<sup>4</sup> モジュール・テクノロジー
- 出力リモートセンス
- きわめて自由度の高い出力電圧設定機能
  - 2 ビット VID で 4 通りの独立セットポイント電圧を選択 (ISL95870B)
  - 2 ビット VID で 3 通りの独立セットポイント電圧または 4 通りの非独立セットポイント電圧を選択 (ISL95870A)
  - 抵抗による単純なセットポイント電圧設定
- CCM 動作時の PWM 周波数を 300kHz、500kHz、600kHz、または 1MHz のいずれかに設定可能
- 変換効率を高める自動ダイオード・エミュレーション・モード
- ソフトスタートとフォルト検出用のパワーグッド・モニタ出力

### アプリケーション\* (26 ページ参照)

- モバイル PC の GPU の VCC レール
- モバイル PC の I/O ハブの VCC レール
- モバイル PC のメモリ・コントローラ・ハブ (GMCH) の VCC レール

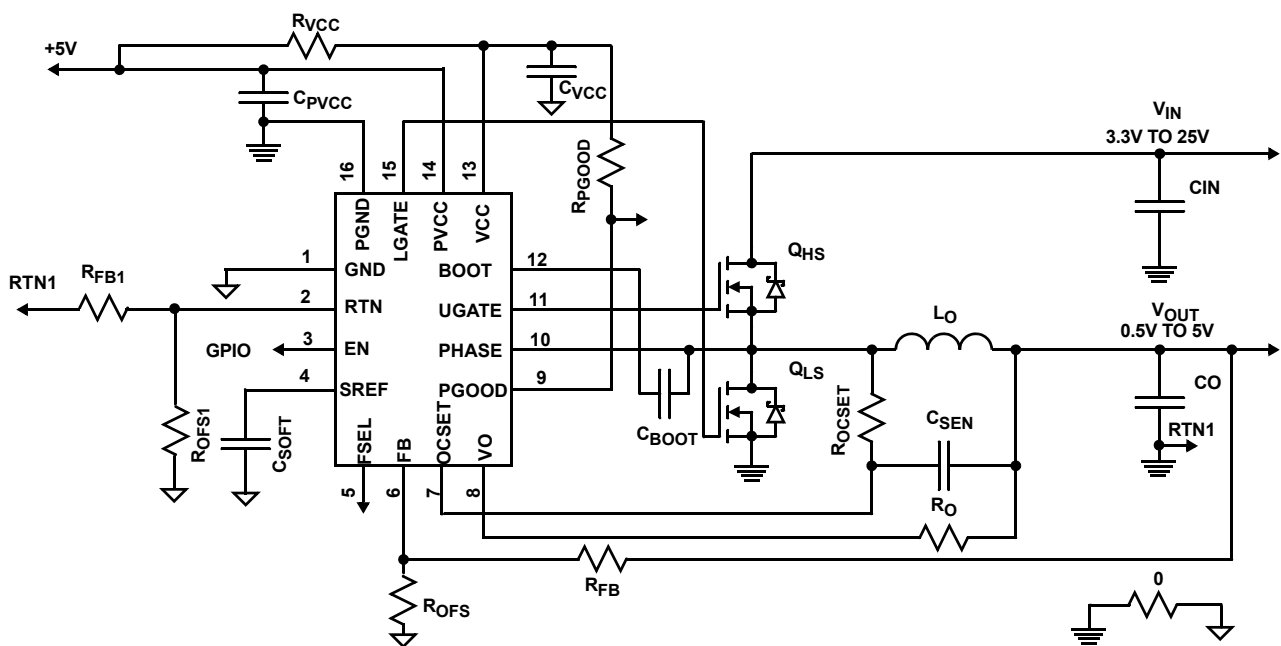


図 1. ISL95870 のアプリケーション回路図 (DCR 電流センス)

アプリケーション回路図 : ISL95870

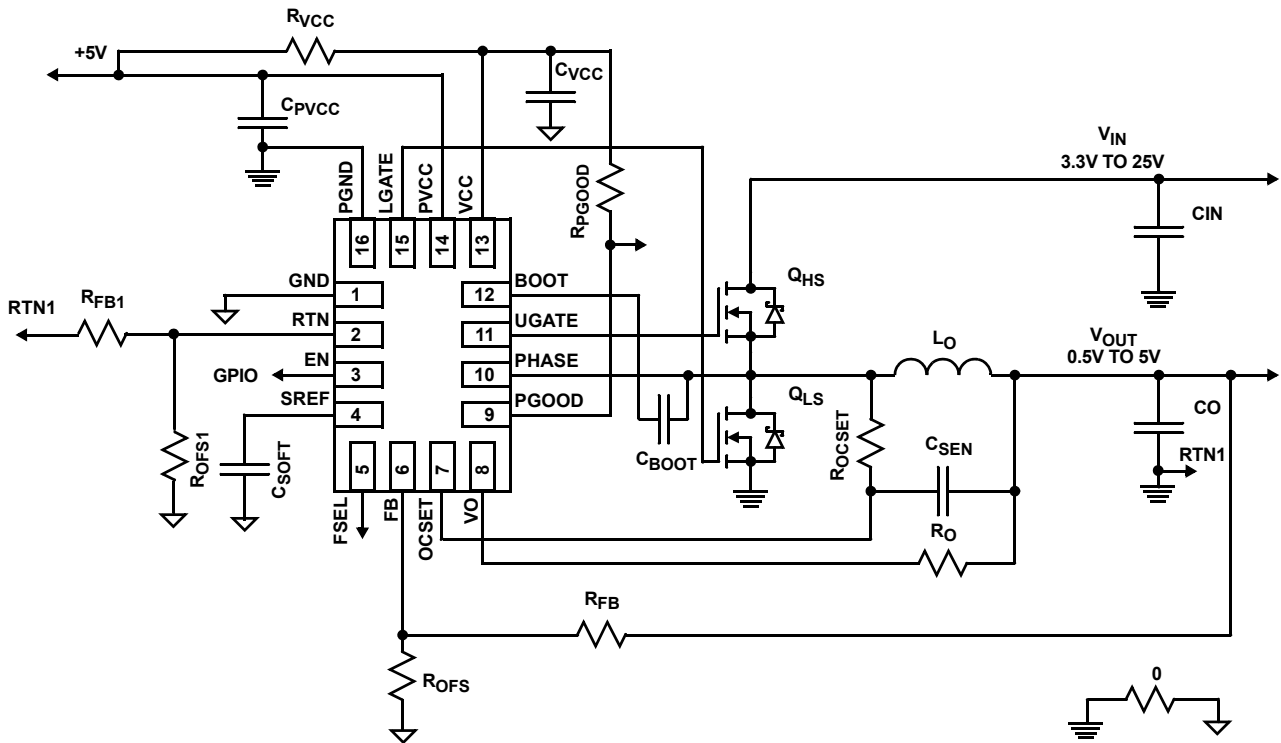


図 2. ISL95870 のアプリケーション回路図 (DCR 電流センス)

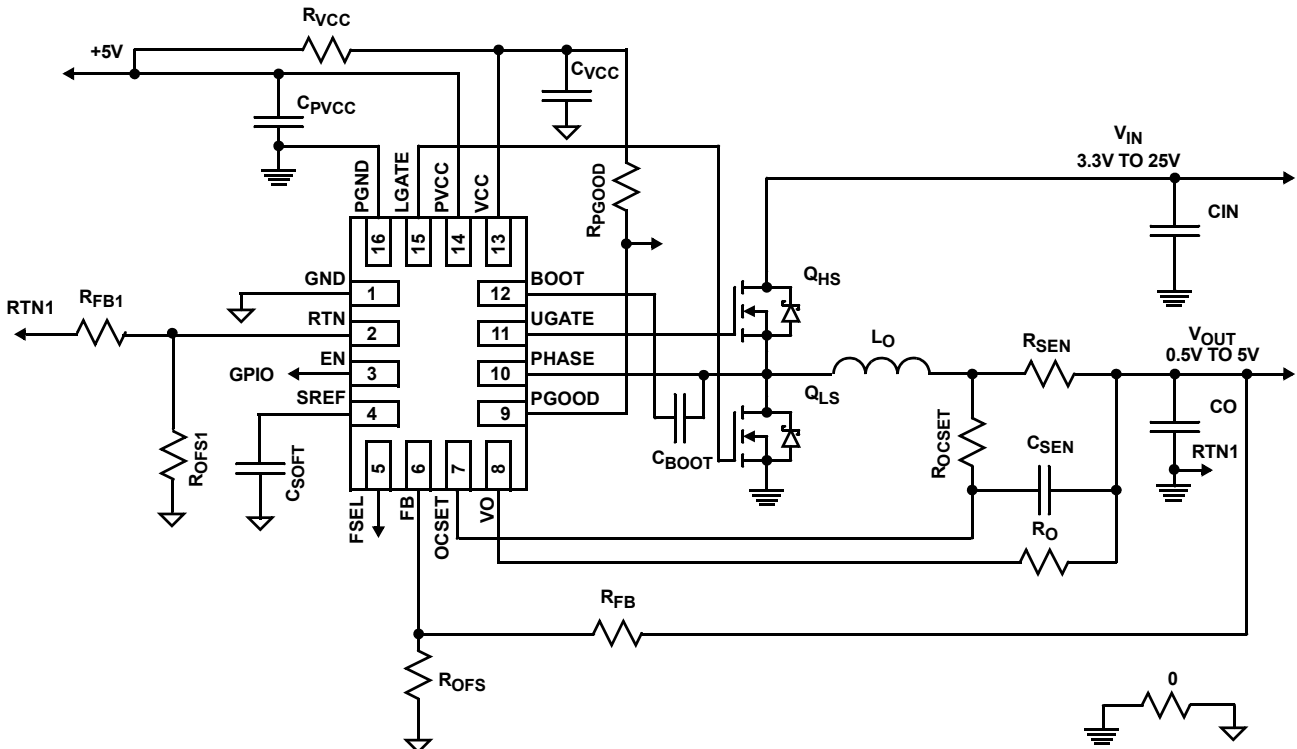


図 3. ISL95870 のアプリケーション回路図 (抵抗電流センス)

アプリケーション回路図 : ISL95870A

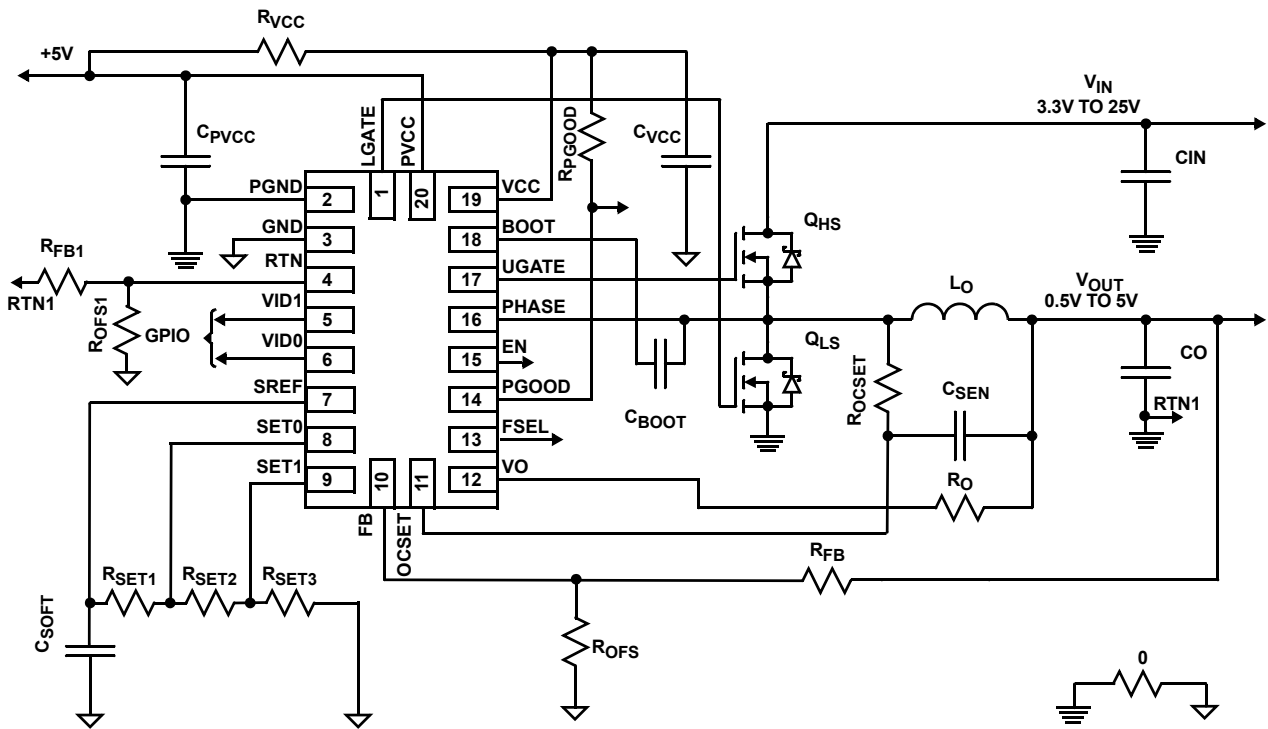


図 4. ISL95870A のアプリケーション回路図 (4 通りの出力電圧セットポイント、DCR 電流センス)

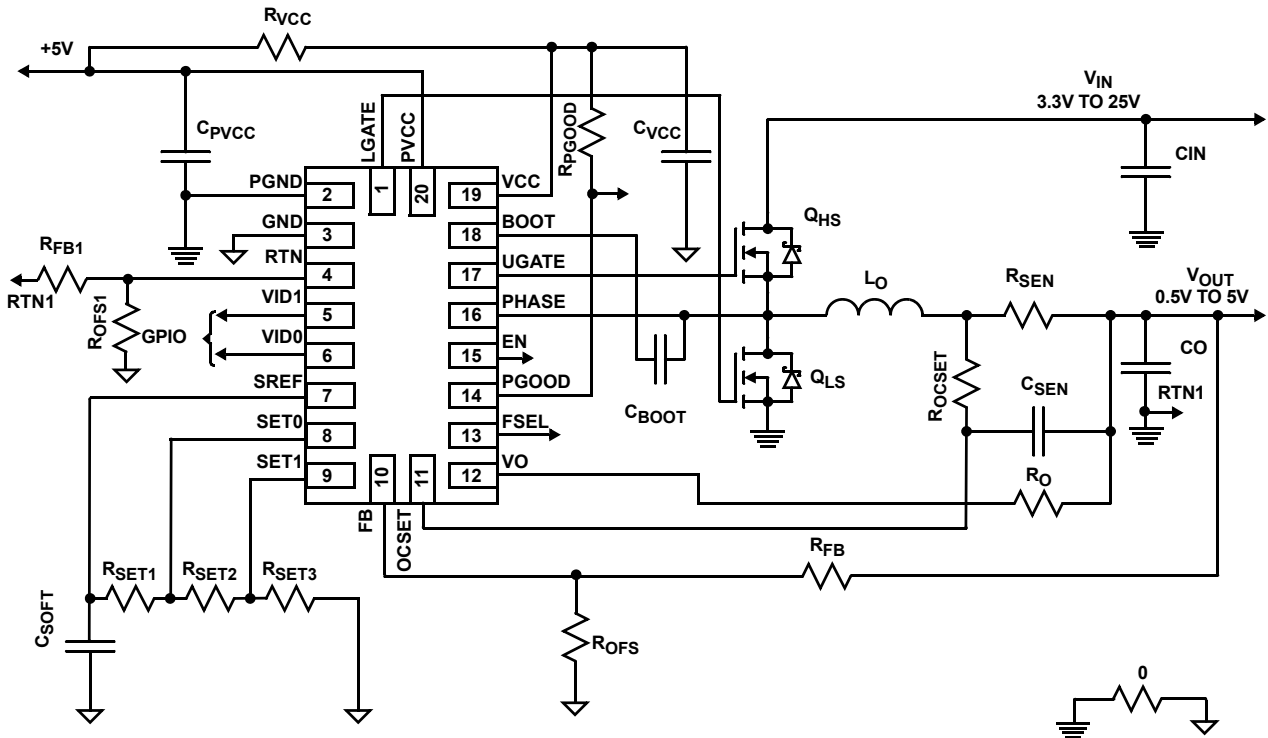


図 5. ISL95870A のアプリケーション回路図 (4 通りの出力電圧セットポイント、抵抗電流センス)

アプリケーション回路図 : ISL95870B

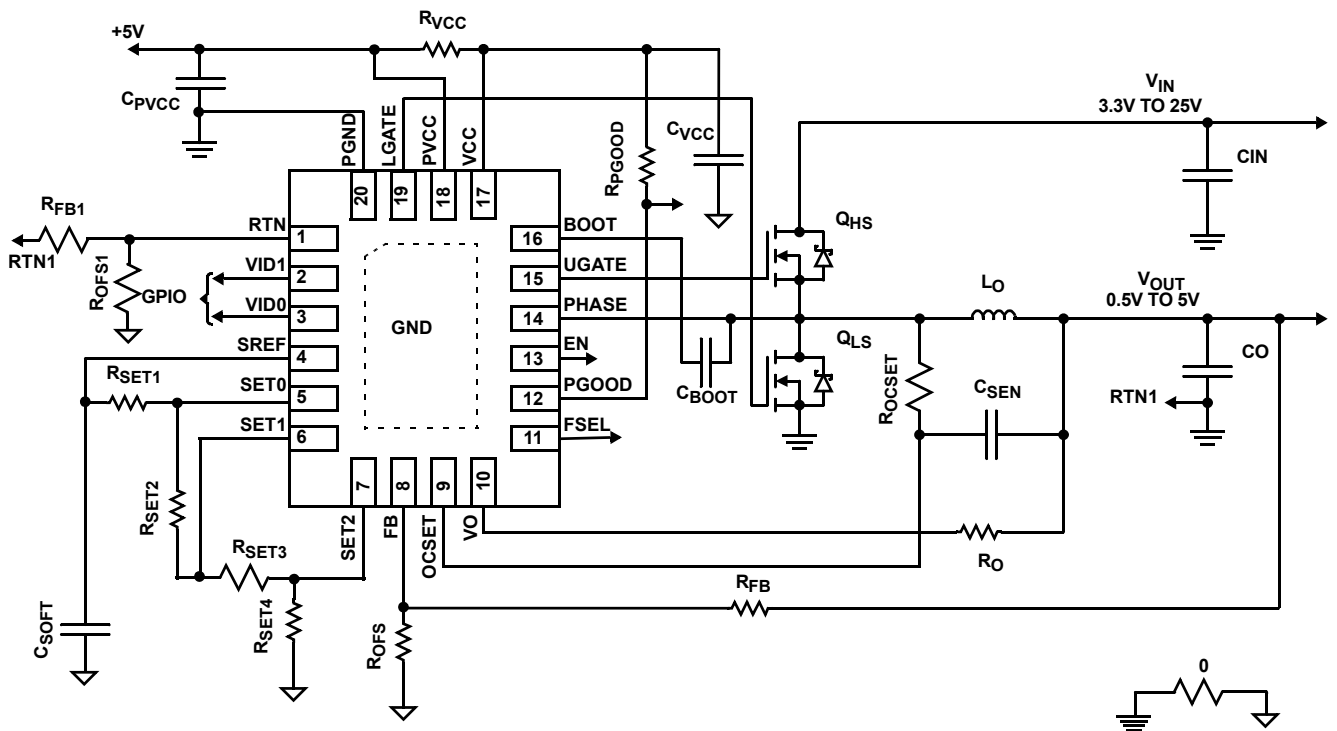


図 6. ISL95870B のアプリケーション回路図 (4 通りの出力電圧セットポイント、DCR 電流センス)

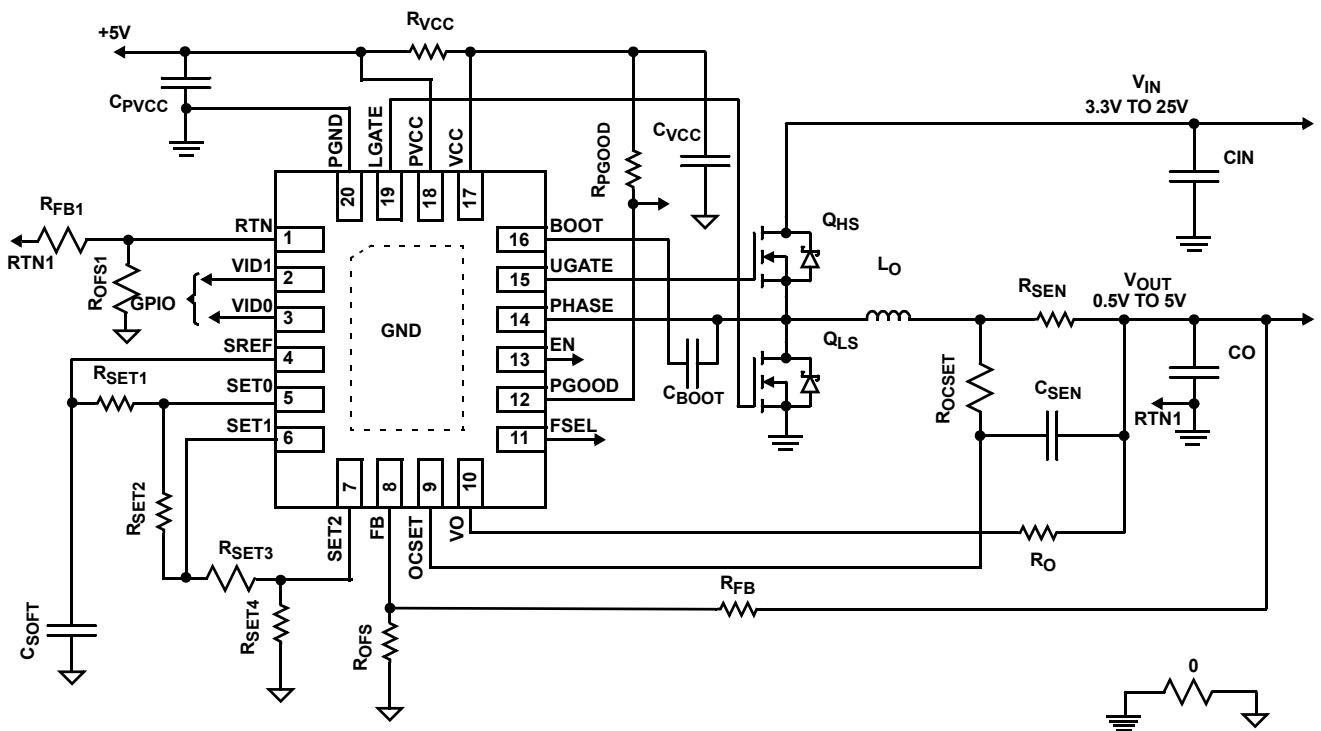


図 7. ISL95870B のアプリケーション回路図 (4 通りの出力電圧セットポイント、抵抗電流センス)

# ブロック図

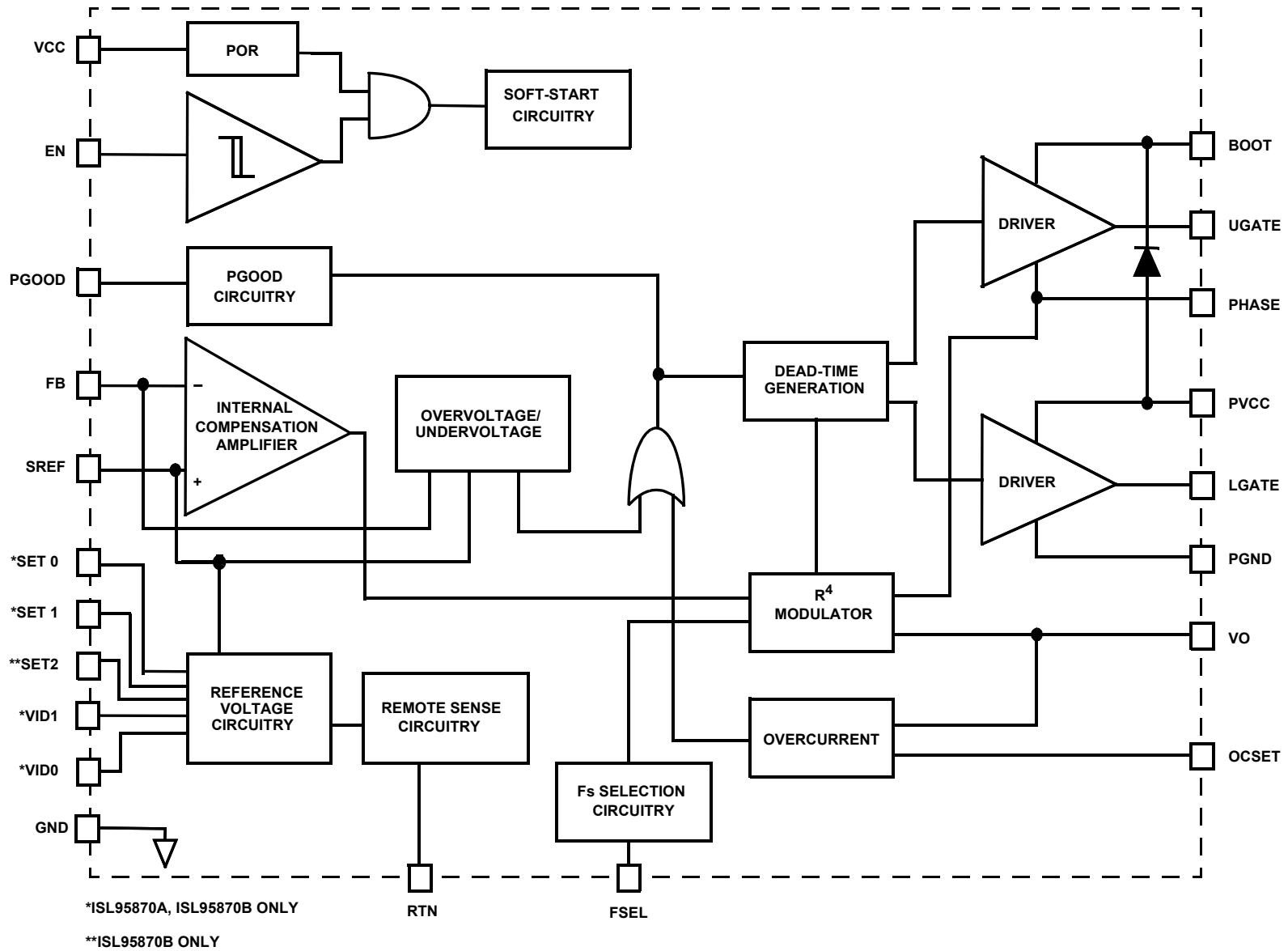
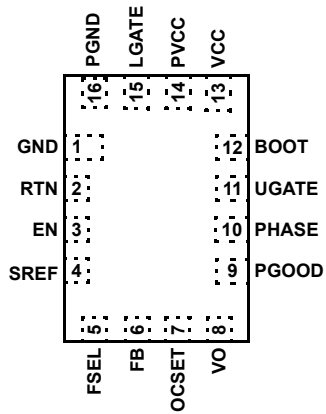


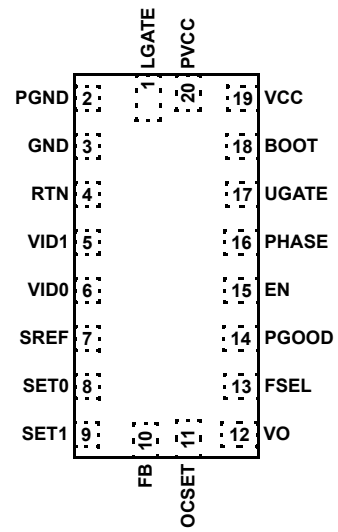
図 8. ISL95870/ISL95870A/ISL95870B の概略機能ブロック図

ピン配置

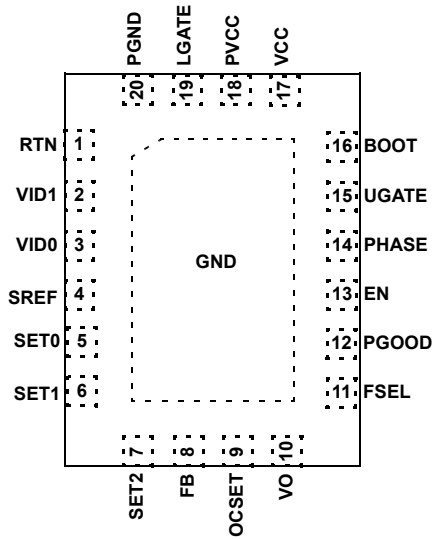
ISL95870  
(16 LD 2.6X1.8 μTQFN)  
上面図



ISL95870A  
(20 LD 3.2X1.8 μTQFN)  
上面図



ISL95870B  
(20 LD 3X4 QFN)  
上面図



## ISL95870 のピンの説明

ピン番号	ピン名	説明
1	GND	バイアス電源のグラウンド。信号の基準電位です。
2	RTN	$V_{OUT}$ のリモートセンスの負極性入力です。FB ピンに $R_{FB}$ と $R_{OFS}$ で構成される抵抗分圧回路を接続する場合、同じ分圧比の抵抗分圧回路を RTN ピンにも接続してください。すなわち、 $R_{FB1}=R_{FB}$ と $R_{OFS1}=R_{OFS}$ を維持してください。
3	EN	IC のイネーブル入力です。EN ピンの電圧が EN 立ち上がりスレッショルド電圧を超えると、ソフトスタート・シーケンスが始まります。
4	SREF	ソフトスタートとスルーレートを設定するコンデンサの入力ピンです。 $V_{SET}$ 電圧セットポイント・アンプの反転入力に内部で接続されています。
5	FSEL	レギュレータのスイッチング周波数を設定する入力ピンです。このピンを VCC に接続するとスイッチング周波数は 1MHz に設定されます。100k $\Omega$ 抵抗を介してグラウンドに接続すると 600kHz に設定されます。開放のまま使用すると 500kHz に設定されます。グラウンドに直接接続すると 300kHz に設定されます。
6	FB	電圧帰還センスの入力ピンです。制御ループ誤差アンプの反転入力に内部で接続されています。FB ピンの電圧と SREF ピンの電圧が等しいとき、コンバータはレギュレーション状態にあります。
7	OCSET	過電流検出回路の入力ピンです。過電流セットポイント設定抵抗 $R_{OCSET}$ を介して、電流センスポイントに接続します。
8	VO	$R^4$ モジュレータの出力電圧センス入力です。VO ピンは過電流検出回路のリファレンス入力も兼ねています。
9	PGOOD	パワーグッドを表すオープン・ドレイン出力です。コンバータがレギュレート電圧を供給できる状態にあるとき、このピンはハイ・インピーダンスになります。
10	PHASE	UGATE ハイサイド MOSFET ドライバのリターン電流パス、 $R^4$ モジュレータの $V_{IN}$ センス入力、インダクタ電流の極性検出回路入力です。
11	UGATE	ハイサイド MOSFET ゲートドライバ出力です。コンバータ回路のハイサイド MOSFET のゲート端子に接続してください。
12	BOOT	ハイサイド MOSFET ドライバ UGATE の正電源入力です。BOOT ピンはショットキー・ブートストラップ・ダイオードのカソードに内部で接続されています。BOOT ピンと PHASE ピンの間に積層セラミック・コンデンサ (MLCC) CBOOT を接続してください。
13	VCC	IC バイアス電圧入力です。VCC ピンには +5V を接続するとともに、1 個以上の積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。
14	PVCC	MOSFET ドライバ回路 LGATE と UGATE の電源入力です。PVCC ピンはショットキー・ブートストラップ・ダイオードのアノードに内部で接続されています。PVCC ピンには +5V を接続するとともに、積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。
15	LGATE	ローサイド MOSFET ゲートドライバの出力です。コンバータ回路のローサイド MOSFET のゲート端子に接続してください。
16	PGND	LGATE MOSFET ドライバのリターン電流パスです。ローサイド MOSFET のソース端子に接続してください。

## ISL95870A のピンの説明

ピン番号	ピン名	説明
1	LGATE	ローサイド MOSFET ゲートドライバの出力です。コンバータ回路のローサイド MOSFET のゲート端子に接続してください。
2	PGND	LGATE MOSFET ドライバのリターン電流パスです。ローサイド MOSFET のソース端子に接続してください。
3	GND	バイアス電源のグラウンド。信号の基準電位です。
4	RTN	$V_{OUT}$ のリモートセンスの負極性入力です。 $R_{FB}$ と $R_{OFS}$ で構成される抵抗分圧回路を FB ピンに接続する場合、同じ分圧比の抵抗分圧回路を RTN ピンにも接続してください。すなわち、 $R_{FB1}=R_{FB}$ と $R_{OFS1}=R_{OFS}$ を維持してください。
5	VID1	セットポイント電圧セクタのロジック入力です。VID0 ピンとの組み合わせで、4 通りのセットポイント・リファレンス電圧から 1 つを選択します。
6	VID0	セットポイント電圧セクタのロジック入力です。VID1 ピンとの組み合わせで、4 通りのセットポイント・リファレンス電圧から 1 つを選択します。
7	SREF	ソフトスタートとスルーレートを設定するコンデンサの入力ピン、セットポイント・リファレンス電圧設定抵抗の入力ピンです。 $V_{SET}$ 電圧セットポイント・アンプの反転入力に内部で接続されています。
8	SET0	電圧セットポイント設定抵抗の入力ピンです。
9	SET1	電圧セットポイント設定抵抗の入力ピンです。
10	FB	電圧帰還センスの入力ピンです。制御ループの誤差トランスコンダクタンス・アンプの反転入力に内部で接続されています。FB ピンの電圧が SREF ピンの電圧が等しいとき、コンバータはレギュレーション状態にあります。
11	OCSET	過電流検出回路の入力ピンです。過電流セットポイント設定抵抗 $R_{OCSET}$ を介して、電流センスポイントに接続します。
12	VO	$R^4$ モジュレータの出力電圧センス入力です。VO ピンは過電流検出回路のリファレンス入力も兼ねています。
13	FSEL	レギュレータのスイッチング周波数を設定する入力ピンです。このピンを VCC に接続するとスイッチング周波数は 1MHz に設定されます。100k $\Omega$ 抵抗を介してグラウンドに接続すると 600kHz に設定されます。開放のまま使用すれば 500kHz に設定されます。グラウンドに直接接続すると 300kHz に設定されます。
14	PGOOD	パワーグッドを表すオープン・ドレイン出力です。コンバータがレギュレート電圧を供給できる状態のとき、このピンはハイ・インピーダンスになります。
15	EN	IC のイネーブル入力です。EN ピンの電圧が EN 立ち上がりスレッショルド電圧を超えると、ソフトスタート・シーケンスが始まります。
16	PHASE	UGATE ハイサイド MOSFET ドライバのリターン電流パス、 $R^4$ モジュレータの $V_{IN}$ センス入力、インダクタ電流の極性検出回路入力です。
17	UGATE	ハイサイド MOSFET ゲートドライバ出力です。コンバータ回路のハイサイド MOSFET のゲート端子に接続してください。
18	BOOT	ハイサイド MOSFET ドライバ UGATE の正電源入力です。BOOT ピンはショットキー・ブートストラップ・ダイオードのカソードに内部で接続されています。BOOT ピンと PHASE ピンの間に積層セラミック・コンデンサ (MLCC) CBOOT を接続してください。
19	VCC	IC バイアス電圧入力です。VCC ピンには +5V を接続するとともに、1 個以上の積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。
20	PVCC	MOSFET ドライバ回路 LGATE と UGATE の電源入力です。PVCC ピンはショットキー・ブートストラップ・ダイオードのアノードに内部で接続されています。PVCC ピンには +5V を接続するとともに、積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。



## ISL95870B のピンの説明

ピン番号	ピン名	説明
1	RTN	$V_{OUT}$ のリモートセンスの負極性入力です。 $R_{FB}$ と $R_{OFS}$ で構成される抵抗分圧回路を FB ピンに接続する場合、同じ分圧比の抵抗分圧回路を RTN ピンにも接続してください。すなわち、 $R_{FB1}=R_{FB}$ と $R_{OFS1}=R_{OFS}$ を維持してください。
2	VID1	セットポイント電圧セレクタのロジック入力です。VID0 ピンとの組み合わせで、4 通りのセットポイント・リファレンス電圧から 1 つを選択します。
3	VID0	セットポイント電圧セレクタのロジック入力です。VID1 ピンとの組み合わせで、4 通りのセットポイント・リファレンス電圧から 1 つを選択します。
4	SREF	ソフトスタートとスルーレートを設定するコンデンサの入力ピン、セットポイント・リファレンス電圧設定抵抗の入力ピンです。 $V_{SET}$ 電圧セットポイント・アンプの反転入力に内部で接続されています。
5	SET0	電圧セットポイント設定抵抗の入力ピンです。
6	SET1	電圧セットポイント設定抵抗の入力ピンです。
7	SET2	電圧セットポイント設定抵抗の入力ピンです。
8	FB	電圧帰還センスの入力ピンです。制御ループ誤差トランスコンダクタンス・アンプの反転入力に内部で接続されています。FB ピンの電圧が SREF ピンの電圧が等しいとき、コンバータはレギュレーション状態にあります。
9	OCSET	過電流検出回路の入力ピンです。過電流センスポイント設定抵抗 $R_{OCSET}$ を介して、電流センスポイントに接続します。
10	VO	$R^4$ モジュレータの出力電圧センス入力です。VO ピンは過電流検出回路のリファレンス入力も兼ねています。
11	FSEL	レギュレータのスイッチング周波数を設定する入力ピンです。このピンを VCC に接続するとスイッチング周波数は 1MHz に設定されます。100k $\Omega$ 抵抗を介してグラウンドに接続すると 600kHz に設定されます。開放のまま使用すると 500kHz に設定されます。グラウンドに直接接続すると 300kHz に設定されます。
12	PGOOD	パワーグッドを表すオープン・ドレイン出力です。コンバータがレギュレート電圧を供給できる状態のとき、このピンはハイ・インピーダンスになります。
13	EN	IC のイネーブル入力です。EN ピンの電圧が EN 立ち上がりスレッショルド電圧を超えるとソフトスタート・シーケンスが始まります。
14	PHASE	UGATE ハイサイド MOSFET ドライバのリターン電流パス、 $R^4$ モジュレータの $V_{IN}$ センス入力、インダクタ電流の極性検出回路入力です。
15	UGATE	ハイサイド MOSFET ゲートドライバ出力です。コンバータ回路のハイサイド MOSFET のゲート端子に接続してください。
16	BOOT	ハイサイド MOSFET ドライバ UGATE の正電源入力です。BOOT ピンはショットキー・ブートストラップ・ダイオードのカソードに内部で接続されています。BOOT ピンと PHASE ピンの間に積層セラミック・コンデンサ (MLCC) CBOOT を接続してください。
17	VCC	IC バイアス電圧入力です。VCC ピンには +5V を接続するとともに、1 個以上の積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。
18	PVCC	MOSFET ドライバ回路 LGATE と UGATE の電源入力です。PVCC ピンはショットキー・ブートストラップ・ダイオードのアノードに内部で接続されています。PVCC ピンには +5V を接続するとともに、積層セラミック・コンデンサ (MLCC) を GND ピンとの間に接続してデカップリングしてください。
19	LGATE	ローサイド MOSFET ゲートドライバの出力です。コンバータ回路のローサイド MOSFET のゲート端子に接続してください。
20	PGND	LGATE MOSFET ドライバのリターン電流パスです。ローサイド MOSFET のソース端子に接続してください。
ボトムパッド	GND	バイアス電源と信号リファレンスの IC グラウンドです。

## 注文情報

製品型番 (備考 2)	マーキング	温度範囲 (°C)	パッケージ (鉛フリー)	パッケージの外形図
ISL95870HRUZ-T (備考 1、4)	GAV	-10 ~ +100	16 Ld 2.6x1.8 μTQFN	L16.2.6x1.8A
ISL95870AHRUZ-T (備考 1、4)	GAW	-10 ~ +100	20 Ld 3.2x1.8 μTQFN	L20.3.2x1.8
ISL95870BHRZ (備考 3)	870B	-10 ~ +100	20 Ld 3x4 QFN	L20.3x4
ISL95870BHRZ-T (備考 1、3)	870B	-10 ~ +100	20 Ld 3x4 QFN	L20.3x4
ISL95870IRUZ-T (備考 1、4)	GAZ	-40 ~ +100	16 Ld 2.6x1.8 μTQFN	L16.2.6x1.8A
ISL95870AIRUZ-T (備考 1、4)	GAX	-40 ~ +100	20 Ld 3.2x1.8 μTQFN	L20.3.2x1.8
ISL95870BIRZ (備考 3)	870I	-40 ~ +100	20 Ld 3x4 QFN	L20.3x4
ISL95870BIRZ-T (備考 1、3)	870I	-40 ~ +100	20 Ld 3x4 QFN	L20.3x4

備考：

1. リールの詳細仕様についてはテクニカル・ブリーフ「Tape and Reel Specification for Integrated Circuit (TB347)」を参照してください。
2. 湿度感受性レベル (MSL) については [ISL95870/ISL95870A/ISL95870B](#) のデバイス情報ページを参照してください。MSL の詳細についてはテクニカル・ブリーフ「Guidelines for Handling and Processing Moisture Sensitive Surface Mount Devices (TB363)」を参照してください。
3. インターシルの鉛フリーのプラスチック・パッケージ製品には、専用の鉛フリー素材、モールド素材、ダイアタッチ素材を採用するとともに、亜鉛 100% の梨地メッキとアニーリングを施しています (RoHS 指令に準拠するとともに SnPb ハンダ付け作業や鉛フリーハンダ付け作業とも互換性のある e3 端子仕上げ)。インターシルの鉛フリー製品は鉛フリー・ピークリフロー温度で MSL 分類に対応し、この仕様は IPC/JEDEC J STD-020 の鉛フリー要件と同等か上回るものです。
4. インターシルの鉛フリーのプラスチック・パッケージ製品には、専用の鉛フリー素材、モールド素材、ダイアタッチ素材を採用するとともに、NiPdAu メッキを施しています (RoHS 指令に準拠するとともに SnPb ハンダ付け作業や鉛フリーハンダ付け作業とも互換性のある e4 端子仕上げ)。インターシルの鉛フリー製品は鉛フリー・ピークリフロー温度において MSL 分類に対応し、この仕様は IPC/JEDEC J STD-020 の鉛フリー要件と同等か上回るものです。

## 目次

アプリケーション回路図 : ISL95870 .....	2
アプリケーション回路図 : ISL95870A .....	3
アプリケーション回路図 : ISL95870B .....	4
ブロック図 .....	5
ISL95870 のピンの説明 .....	7
ISL95870A のピンの説明 .....	8
ISL95870B のピンの説明 .....	9
絶対最大定格 .....	12
温度情報 .....	12
推奨動作条件 .....	12
電気的特性 .....	12
動作の仕組み .....	15
パワー・オン・リセット .....	15
スタートアップ・タイミング .....	15
ISL95870 のスタートアップと電圧ステップ動作 .....	15
ISL95870A と ISL95870B のスタートアップと電圧ステップ動作 .....	15
ISL95870 の出力電圧設定 .....	16
ISL95870A の出力電圧設定 .....	16
ISL95870B の出力電圧設定 .....	17
高めの出力電圧の設定 .....	19
R <sup>4</sup> モジュレータ .....	19
安定性 .....	19
負荷変動応答 .....	20
ダイオード・エミュレーション .....	20
出力過電流保護機能 .....	20
出力過電圧保護機能 .....	21
出力アンダーボルテージ保護機能 .....	21
過熱保護機能 .....	21
PGOOD モニタ .....	22
内蔵ゲートドライバ .....	22
アダプティブ貫通電流保護 .....	22
汎用アプリケーションの設計ガイドライン .....	22
LC 出力フィルタの選択 .....	22
入力コンデンサの選択 .....	23
ブートストラップ・コンデンサの選択 .....	23
ドライバの電力損失 .....	24
MOSFET の選択と検討すべき事項 .....	24
基板レイアウトの注意事項 .....	24
改訂履歴 .....	26
製品 .....	26
L16.2.6x1.8A .....	27
L20.3.2x1.8 .....	28
L20.3x4 .....	29

# ISL95870, ISL95870A, ISL95870B

## 絶対最大定格

CC、PVCC、PGOOD、FSEL (GND 基準)	-0.3V ~ +7.0V
CC、PVCC (PGND 基準)	-0.3V ~ +7.0V
GND (PGND 基準)	-0.3V ~ +0.3V
EN、SET0、SET1、SET2、VO、VID0、VID1、FB、RTN、OCSET、SREF	GND - 0.3V ~ VCC + 0.3V
BOOT 電圧 (V <sub>BOOT-GND</sub> )	-0.3V ~ 33V
BOOT と PHASE 間電圧 (V <sub>BOOT-PHASE</sub> )	-0.3V ~ 7V (DC) -0.3V ~ 9V (<10ns)
PHASE 電圧	GND - 0.3V ~ 28V GND - 8V (パルス幅 <20ns、10 μJ)
UGATE 電圧	V <sub>PHASE</sub> - 0.3V (DC) ~ V <sub>BOOT</sub>
LGATE 電圧	V <sub>PHASE</sub> - 5V (パルス幅 <20ns、10 μJ) ~ V <sub>BOOT</sub> GND - 0.3V (DC) ~ VCC + 0.3V GND - 2.5V (パルス幅 <20ns、5 μJ) ~ VCC + 0.3V
ESD 定格	
人体モデル	2kV
機械モデル	200V
デバイス帯電モデル	1kV
ラッチアップ	+125 °C で JEDEC Class II Level A

## 温度情報

熱抵抗 (代表値)	$\theta_{JA}$ (°C/W)	$\theta_{JC}$ (°C/W)
16 Ld μTQFN (備考 5)	90	N/A
20 Ld μTQFN (備考 5)	88	N/A
20 Ld QFN (備考 6, 7)	44	5
ジャンクション温度範囲	-55°C ~ +150°C	
動作温度範囲:		
“H”バージョン品	-10°C ~ +100°C	
“T”バージョン品	-40°C ~ +100°C	
保存温度範囲	-65°C ~ +150°C	
鉛フリー・リフロープロファイル	以下の URL を参照 <a href="http://www.intersil.com/pbfree/Pb-FreeReflow.asp">http://www.intersil.com/pbfree/Pb-FreeReflow.asp</a>	

## 推奨動作条件

周囲温度範囲:	
“H”バージョン品	-10°C ~ +100°C
“T”バージョン品	-40°C ~ +100°C
コンバータ入力電圧 (GND 基準)	3.3V ~ 25V
VCC、PVCC (GND 基準)	5V ± 5%

注意: 過度に長い時間にわたって最大定格点または最大定格付近で動作させないでください。そのような動作条件を課すと製品の信頼性に影響が及ぶ恐れがあるとともに、保証の対象とはならない可能性があります。

備考:

- $\theta_{JA}$  はデバイスを放熱効率の高い試験基板に実装しゲートドライバ自由大気中で測定した値です。詳しくはテクニカル・ブリーフ「Thermal Characterization of Packaged Semiconductor Devices (TB379)」を参照してください。
- $\theta_{JA}$  はデバイスを直接放熱効率の高い試験基板に実装し自由大気中で測定した値です。詳しくはテクニカル・ブリーフ「Thermal Characterization of Packaged Semiconductor Devices (TB379)」を参照してください。
- $\theta_{JC}$  の測定における「ケース温度」位置は、パッケージ下面のエキスポーズド金属パッドの中心です。

## 電気的特性

すべての代表値は、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$  における値です。太字のリミット値は、特記のない限り、動作温度範囲  $-40^\circ\text{C} \sim +100^\circ\text{C}$  に対して適用されます。

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 11)	TYP	MAX (備考 11)	UNIT
<b>VCC and PVCC</b>						
VCC Input Bias Current	$I_{VCC}$	EN = 5V, VCC = 5V, FB = 0.55V, SREF < FB	-	1.2	<b>1.9</b>	mA
VCC Shutdown Current	$I_{VCCoff}$	EN = GND, VCC = 5V	-	0	<b>1.0</b>	μA
PVCC Shutdown Current	$I_{PVCCoff}$	EN = GND, PVCC = 5V	-	0	<b>1.0</b>	μA
<b>VCC POR THRESHOLD</b>						
Rising VCC POR Threshold Voltage	$V_{VCC\_THR}$		<b>4.40</b>	4.52	<b>4.60</b>	V
Falling VCC POR Threshold Voltage	$V_{VCC\_THF}$		<b>4.10</b>	4.22	<b>4.35</b>	V
<b>REGULATION</b>						
System Accuracy		VID0 = VID1 = VCC, PWM Mode = CCM (For “H” Version Parts, $T_A = -10^\circ\text{C}$ to $+100^\circ\text{C}$ )	<b>-0.5</b>	-	<b>+0.5</b>	%
		VID0 = VID1 = VCC, PWM Mode = CCM	<b>-0.75</b>		<b>+0.5</b>	%
<b>PWM</b>						
Switching Frequency Accuracy	$F_{SW}$	PWM Mode = CCM (For “H” Version Parts, $T_A = -10^\circ\text{C}$ to $+100^\circ\text{C}$ )	<b>-15</b>	-	<b>+15</b>	%
		PWM Mode = CCM	<b>-22</b>	-	<b>+15</b>	%
<b>VO</b>						
VO Input Impedance	$R_{VO}$	EN = 5V	-	600	-	kΩ
VO Reference Offset Current	$I_{VOSS}$	$V_{ENTHR} < EN$ , SREF = Soft-Start Mode	-	8.5	-	μA
VO Input Leakage Current	$I_{VOoff}$	EN = GND, VO = 3.6V	-	0	-	μA

# ISL95870, ISL95870A, ISL95870B

**電気的特性** すべての代表値は、 $T_A = +25\text{ }^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$  における値です。太字のリミット値は、特記のない限り、動作温度範囲  $-40\text{ }^\circ\text{C} \sim +100\text{ }^\circ\text{C}$  に対して適用されます。(続き)

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 11)	TYP	MAX (備考 11)	UNIT
<b>ERROR AMPLIFIER</b>						
FB Input Bias Current	$I_{FB}$	EN = 5V, FB = 0.50V	<b>-20</b>	-	<b>+50</b>	nA
<b>SREF (Note 8)</b>						
Soft-Start Current	$I_{SS}$	SREF = Soft-Start Mode	<b>8.5</b>	17	<b>25.5</b>	$\mu\text{A}$
Voltage Step Current	$I_{VS}$	SREF = Setpoint-Stepping Mode (For "H" Version Parts, $T_A = -10\text{ }^\circ\text{C}$ to $+100\text{ }^\circ\text{C}$ )	<b><math>\pm 51</math></b>	85	<b><math>\pm 119</math></b>	$\mu\text{A}$
		SREF = Setpoint-Stepping Mode	<b><math>\pm 46</math></b>	$\pm 85$	<b><math>\pm 127</math></b>	$\mu\text{A}$
<b>POWER GOOD</b>						
PGOOD Pull-down Impedance	$R_{PG}$	PGOOD = 5mA Sink	-	50	<b>150</b>	$\Omega$
PGOOD Leakage Current	$I_{PG}$	PGOOD = 5V	-	0.1	<b>1.0</b>	$\mu\text{A}$
<b>GATE DRIVER</b>						
UGATE Pull-Up Resistance (Note 9)	$R_{UGPU}$	200mA Source Current	-	1.1	<b>1.7</b>	$\Omega$
UGATE Source Current (Note 9)	$I_{UGSRC}$	UGATE - PHASE = 2.5V	-	1.8	-	A
UGATE Sink Resistance (Note 9)	$R_{UGPD}$	250mA Sink Current	-	1.1	<b>1.7</b>	$\Omega$
UGATE Sink Current (Note 9)	$I_{UGSNK}$	UGATE - PHASE = 2.5V	-	1.8	-	A
LGATE Pull-Up Resistance (Note 9)	$R_{LGPU}$	250mA Source Current	-	1.1	<b>1.7</b>	$\Omega$
LGATE Source Current (Note 9)	$I_{LGSRC}$	LGATE - GND = 2.5V	-	1.8	-	A
LGATE Sink Resistance (Note 9)	$R_{LGPD}$	250mA Sink Current	-	0.55	<b>1.0</b>	$\Omega$
LGATE Sink Current (Note 9)	$I_{LGSNK}$	LGATE - PGND = 2.5V	-	3.6	-	A
UGATE to LGATE Deadtime	$t_{UGFLGR}$	UGATE falling to LGATE rising, no load	-	21	-	ns
LGATE to UGATE Deadtime	$t_{LGFUGR}$	LGATE falling to UGATE rising, no load	-	21	-	ns
<b>PHASE</b>						
PHASE Input Impedance	$R_{PHASE}$		-	33	-	k $\Omega$
<b>BOOTSTRAP DIODE</b>						
Forward Voltage	$V_F$	PVCC = 5V, $I_F = 2\text{mA}$	-	0.58	-	V
Reverse Leakage	$I_R$	$V_R = 25\text{V}$	-	0	-	$\mu\text{A}$
<b>CONTROL INPUTS</b>						
EN High Threshold Voltage	$V_{ENTHR}$		<b>2.0</b>	-	-	V
EN Low Threshold Voltage	$V_{ENTHF}$		-	-	<b>1.0</b>	V
EN Input Bias Current	$I_{EN}$	EN = 5V	<b>0.85</b>	1.7	<b>2.55</b>	$\mu\text{A}$
EN Leakage Current	$I_{ENoff}$	EN = GND	-	0	<b>1.0</b>	$\mu\text{A}$
VID<0,1> High Threshold Voltage (Note 10)	$V_{VIDTHR}$		<b>0.65</b>	-	-	V
VID<0,1> Low Threshold Voltage (Note 10)	$V_{VIDTHF}$		-	-	<b>0.5</b>	V
VID<0,1> Input Bias Current (Note 10)	$I_{VID}$	EN = 5V	-	0.5	-	$\mu\text{A}$
VID<0,1> Leakage Current (Note 10)	$I_{VIDoff}$	EN=0V	-	0	-	$\mu\text{A}$

# ISL95870, ISL95870A, ISL95870B

**電気的特性** すべての代表値は、 $T_A = +25\text{ }^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$  における値です。太字のリミット値は、特記のない限り、動作温度範囲  $-40\text{ }^\circ\text{C} \sim +100\text{ }^\circ\text{C}$  に対して適用されます。(続き)

PARAMETER	SYMBOL	TEST CONDITIONS	MIN (備考 11)	TYP	MAX (備考 11)	UNIT
<b>PROTECTION</b>						
OCP Threshold Voltage	$V_{OCPTH}$	$V_{OCSET} - V_O$	<b>-1.75</b>	-	<b>1.75</b>	mV
OCP Reference Current	$I_{OCP}$	EN = 5.0V (For "H" Version Parts, $T_A = -10\text{ }^\circ\text{C}$ to $+100\text{ }^\circ\text{C}$ )	<b>7.65</b>	8.5	<b>9.35</b>	$\mu\text{A}$
		EN = 5.0V	<b>7.05</b>	8.5	<b>9.35</b>	$\mu\text{A}$
OCSET Input Resistance	$R_{OCSET}$	EN = 5.0V	-	600	-	$\text{k}\Omega$
OCSET Leakage Current	$I_{OCSET}$	EN = GND	-	0	-	$\mu\text{A}$
UVP Threshold Voltage	$V_{UVTH}$	$V_{FB} = \%V_{SREF}$	<b>81</b>	84	<b>87</b>	%
OVP Rising Threshold Voltage	$V_{OVRTH}$	$V_{FB} = \%V_{SREF}$ (For "H" Version Parts, $T_A = -10\text{ }^\circ\text{C}$ to $+100\text{ }^\circ\text{C}$ )	<b>113</b>	116	<b>120</b>	%
		$V_{FB} = \%V_{SREF}$	<b>112.5</b>	116	<b>120</b>	%
OVP Falling Threshold Voltage	$V_{OVFTH}$	$V_{FB} = \%V_{SREF}$	<b>98</b>	102	<b>106</b>	%
OTP Rising Threshold Temperature (Note 9)	$T_{OTRTH}$		-	150	-	$^\circ\text{C}$
OTP Hysteresis (Note 9)	$T_{OTHYS}$		-	25	-	$^\circ\text{C}$

備考：

8. ISL95870 の内部リファレンスは 0.5V のみです。ISL95870A と ISL95870B は抵抗設定により 4 通りのリファレンス電圧があります。
9. リミット値は特性評価によって得ており、製造時試験は行っていません。
10. VID 機能は ISL95870A と ISL95870B のみです。
11. MIN パラメータと MAX パラメータは特記のない限り  $+25\text{ }^\circ\text{C}$  で全数試験を行っています。温度リミットは特性評価によって得ており、製造時試験は行っていません。

## 動作の仕組み

ISL95870/ISL95870A/ISL95870B の内部動作を以下のセクションで説明します。

### パワー・オン・リセット

VCC ピン電圧がパワー・オン・リセット (POR) 立ち上がりスレッショルド電圧  $V_{VCC\_THR}$  を超えるまで、IC はディスエーブルされています。また、VCC ピン電圧が POR 立ち下がりスレッショルド電圧  $V_{VCC\_THF}$  を下回ると、コントローラはディスエーブルになります。POR 検出回路にはおよそ  $1\mu s$  のノイズフィルタが内蔵されています。

### スタートアップ・タイミング

VCC ピン電圧が  $V_{VCC\_THR}$  を超え、かつ、EN ピン電圧が EN 立ち上がりスレッショルド電圧  $V_{ENTHR}$  を上回ると、コントローラはイネーブルになります。およそ  $20\mu s$  後に SREF ピン電圧は選択されている VID セットポイントに向けて上昇を開始します。FB 帰還ピンにおけるコンバータの出力電圧は、SREF ピン電圧に追従します。ソフトスタート期間中、ソフトスタート・シーケンスが完了するまで、レギュレータは常に CCM (連続電流モード) で動作します。

### ISL95870 のスタートアップと電圧ステップ動作

VCC ピン電圧が POR 立ち上がりスレッショルド電圧  $V_{VCC\_THR}$  を超え、そして EN ピン電圧が EN 立ち上がりスレッショルド電圧  $V_{ENTHR}$  を上回ると、SREF ピンから放電クランプ回路が切り離され、リファレンス・アンプ  $V_{SET}$  が有効になります。上限が  $17\mu A$  に設定されているソフトスタート電流  $I_{SS}$  が SREF ピンから出力され、 $V_{SREF}$  電圧が  $V_{REF}$  電圧に等しくなるまで  $C_{SOFT}$  を充電します。レギュレータは FB ピン電圧が SREF ピン電圧上昇に追従するように PWM を制御します。EN がアサートされたのち、 $V_{SREF}$  によって  $C_{SOFT}$  電圧が  $V_{REF}$  まで充電される時間をソフトスタート・ディレイ  $t_{SS}$  と呼び、式 1 で与えられます。

$$t_{SS} = \frac{V_{SREF} \cdot C_{SOFT}}{I_{SS}} \quad (式 1)$$

- $I_{SS}$  は  $17\mu A$  を上限とするソフトスタート電流
  - $V_{SREF}$  はバッファされた  $V_{REF}$  リファレンス電圧
- ソフトスタートの終了は、充電によってコンデンサ  $C_{SOFT}$  電圧が  $V_{REF}$  に近づいて、 $I_{SS}$  が徐々に減少していくことで検出されます。ソフトスタートが終了すると、内部 SSOK フラグがセットされ、PGOOD ピンはハイ・インピーダンスになり、ダイオード・エミュレーション・モード (DEM) が有効になります。

所望のソフトスタート・ディレイ  $t_{SS}$  を満たすコンデンサ  $C_{SOFT}$  容量は、式 2 を用いて求めます。

$$C_{SOFT} = \frac{t_{SS} \cdot I_{SS}}{V_{SREF}} \quad (式 2)$$

- $t_{SS}$  はソフトスタート・ディレイ時間
- $I_{SS}$  は  $17\mu A$  を上限とするソフトスタート電流
- $V_{SREF}$  はバッファされた  $V_{REF}$  リファレンス電圧

### ISL95870A と ISL95870B のスタートアップと電圧ステップ動作

VCC ピン電圧が POR 立ち上がりスレッショルド電圧  $V_{VCC\_THR}$  を超え、EN ピン電圧が EN 立ち上がりスレッショルド電圧  $V_{ENTHR}$  を上回ると、SREF ピンから放電クランプ回路が切り離されるとともに、リファレンス・アンプ  $V_{SET}$  が有効になります。上限が  $17\mu A$  に設定されているソフトスタート電流  $I_{SS}$  が SREF ピンから出力され、コンデンサ  $C_{SOFT}$  と抵抗  $R_T$  で構成される並列 RC ネットワークを充電します。抵抗  $R_T$  は直列に接続されている  $R_{SET}$  設定抵抗の和で、式 3 で与えられます。

$$R_T = R_{SET1} + R_{SET2} + \dots + R_{SET(n)} \quad (式 3)$$

$C_{SOFT}$  が  $I_{SS}$  によって充電されるにつれて、EN ピンがアサートされた時点の VID 入力によって選択された電圧リファレンス・セットポイントに向けて、SREF ピンの電圧は上昇していきます。レギュレータは FB ピン電圧が SREF ピンの電圧上昇に追従するように PWM を制御します。 $C_{SOFT}$  電圧が選択したセットポイント電圧にまで充電されると、 $I_{SS}$  電流は上限である  $17\mu A$  から  $V_{SREF}/R_T$  で設定された一定値へと減少していきます。EN がアサートされたのち、 $V_{SREF}$  によって  $C_{SOFT}$  電圧が電圧リファレンス・セットポイントにまで充電される時間をソフトスタート・ディレイ  $t_{SS}$  と呼び、式 4 で与えられます。

$$t_{SS} = -(R_T \cdot C_{SOFT}) \cdot \ln\left(1 - \frac{V_{START-UP}}{I_{SS} \cdot R_T}\right) \quad (式 4)$$

- $I_{SS}$  は  $17\mu A$  を上限とするソフトスタート電流
- $V_{START-UP}$  は EN がアサートされた時点で VID 入力によって選択されたセットポイント・リファレンス電圧
- $R_T$  は  $R_{SET}$  設定抵抗の合計値

ソフトスタートの終了は、充電によってコンデンサ  $C_{SOFT}$  電圧が選択した  $V_{SET}$  電圧リファレンス・セットポイントに近づいて、 $I_{SS}$  が徐々に減少していくことで検出されます。ソフトスタートが終了すると、内部 SSOK フラグがセットされ、PGOOD ピンはハイ・インピーダンスになります。

$I_{SS}$  電流源は電流上限値が  $\pm 85\mu A$  の電圧ステップ電流源  $I_{VS}$  に切り替わります。VID 入力または外部セットポイント・リファレンスのいずれかが新たなセットポイント・リファレンス電圧に変更されると、コンデンサ  $C_{SOFT}$  の電圧が新たな電圧レベルになるように、 $\pm 85\mu A$  の電流  $I_{VS}$  によって  $C_{SOFT}$  の充電または放電が行われます。 $C_{SOFT}$  電圧が選択したセットポイント電圧に近づくと、 $I_{VS}$  電流は上限の  $85\mu A$  から  $V_{SREF}/R_T$  で設定された定常値へと減少していきます。 $C_{SOFT}$  の充放電によって新たな電圧に変わるまでの経過時間を電圧ステップ・ディレイ  $t_{VS}$  と呼び、式 5 で表されます。

$$t_{VS} = -(R_T \cdot C_{SOFT}) \cdot \ln\left(1 - \frac{(V_{NEW} - V_{OLD})}{I_{VS} \cdot R_T}\right) \quad (式 5)$$



- $I_{VS}$  は  $\pm 85 \mu A$  のセットポイント電圧ステップ電流で、 $V_{NEW} > V_{OLD}$  のとき正極性、 $V_{NEW} < V_{OLD}$  のとき負極性
- $V_{NEW}$  は VID 入力で選択した新しいセットポイント電圧
- $V_{OLD}$  は  $V_{NEW}$  へと切り替わる前のセットポイント電圧
- $R_T$  は  $R_{SET}$  設定抵抗の合計値

所望のソフトスタート・ディレイ  $t_{SS}$  を満たすコンデンサ  $C_{SOFT}$  容量は、式 6 を用いて求めます。

$$C_{SOFT} = \frac{-t_{SS}}{\left( R_T \cdot \ln \left( 1 - \frac{V_{START-UP}}{I_{SS} \cdot R_T} \right) \right)} \quad (式 6)$$

- $t_{SS}$  はソフトスタート・ディレイ時間
- $I_{SS}$  は  $17 \mu A$  を上限とするソフトスタート電流
- $V_{START-UP}$  は EN がアサートされた時点で、VID 入力で選択されたセットポイント・リファレンス電圧
- $R_T$  は  $R_{SET}$  設定抵抗の合計値

所望の電圧ステップ・ディレイ  $t_{VS}$  を満たすコンデンサ  $C_{SOFT}$  容量は、式 7 を用いて求めます。

$$C_{SOFT} = \frac{-t_{VS}}{\left( R_T \cdot \ln \left( 1 - \frac{V_{NEW} - V_{OLD}}{I_{VS} \cdot R_T} \right) \right)} \quad (式 7)$$

- $t_{VS}$  は電圧ステップ・ディレイ時間
- $V_{NEW}$  は VID 入力で選択した新しいセットポイント電圧
- $V_{OLD}$  は  $V_{NEW}$  へと切り替わる前のセットポイント電圧
- $I_{VS}$  は  $\pm 85 \mu A$  セットポイント電圧ステップ電流で、 $V_{NEW} > V_{OLD}$  のとき正極性、 $V_{NEW} < V_{OLD}$  のとき負極性
- $R_T$  は  $R_{SET}$  設定抵抗の合計値

### ISL95870 の出力電圧設定

ISL95870 のリファレンス電圧 ( $V_{SREF}$ ) は  $0.5V$  に固定されています。図 9 からわかるように、 $R_{FB}$  を  $0 \Omega$  にし、 $R_{OFS}$  を開放にすると、出力電圧はリファレンス電圧と等しくなります。また、 $R_{OFS}$  と  $R_{FB}$  で構成される抵抗分圧回路を使えば、 $0.5V \sim 5V$  の範囲で出力電圧を設定できます。出力電圧とリファレンス電圧の関係を式 8 に示します。

$$V_{OUT} = V_{SREF} \cdot \frac{R_{FB} + R_{OFS}}{R_{OFS}} \quad (式 8)$$

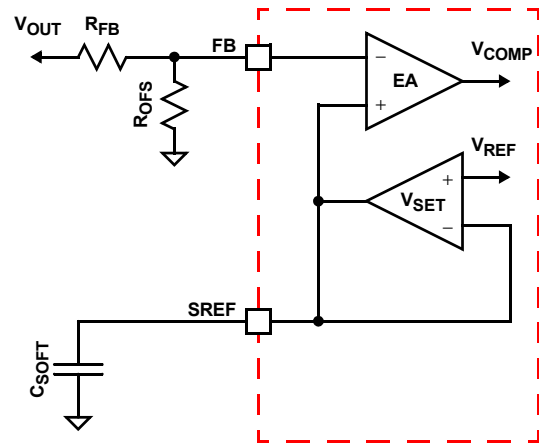


図 9. ISL95870 電圧設定回路

### ISL95870A の出力電圧設定

ISL95870A は電圧識別ピン VID1 と VID0 を使って 4 通りのリファレンス電圧から 1 つを選択できるため、4 通りの出力電圧を設定できます。リファレンス電圧は  $1.5V$  より高く設定することはできません。実装方法を図 10 に示します。セットポイント・リファレンス電圧は抵抗群  $R_{SET(x)}$  によって設定され、(x) は、SREF ピンを先頭にグラウンドに至る直列接続抵抗の順番に応じた番号を表しています。表 1 に示すように、VID1 と VID0 のそれぞれの組み合わせはそれぞれのスイッチの開閉に対応します。たとえば、VID1 = 1 と VID0 = 0 の場合、スイッチ SW1 は閉じ、残りの SW0, SW2, SW3 は開きます。VID1 と VID0 の組み合わせに応じて、 $V_{SET}$  アンプの反転入力、内部スイッチを介して、設定抵抗  $R_{SET}$  ストリングの特定ノードに接続されます。そのノードと SREF ピンの間に接続されているすべての抵抗は  $V_{SET}$  アンプの帰還インピーダンス  $R_F$  として機能します。同様に、そのノードとグラウンドの間にあるすべての抵抗は  $V_{SET}$  アンプの入力インピーダンス  $R_{IN}$  として機能します。 $V_{SET}$  アンプのゲインの一般式を式 9 に示します。

$$V_{SETX} = V_{REF} \cdot \left( 1 + \frac{R_F}{R_{IN}} \right) \quad (式 9)$$

- $V_{REF}$  は IC の内部リファレンス  $0.5V$
- $V_{SETx}$  は設定によって SREF ピンに出力されるセットポイント・リファレンス電圧

表 1. ISL95870A の VID の真理値表

VID ステート		設定結果		
VID1	VID0	閉	$V_{SREF}$	$V_{OUT}$
1	1	SW0	$V_{SET1}$	$V_{OUT1}$
1	0	SW1	$V_{SET2}$	$V_{OUT2}$
0	1	SW2	$V_{SET3}$	$V_{OUT3}$
0	0	SW1, SW3	$V_{SET4}$	$V_{OUT4}$



式 10、式 11、式 12、式 13 は、ISL95870A の各セットポイント・リファレンス電圧  $V_{SET}$  を表しています。

ISL95870A の  $V_{SET1}$  セットポイントは式 10 で表されます。  

$$V_{SET1} = V_{REF} \quad (式 10)$$

ISL95870A の  $V_{SET2}$  セットポイントは式 11 で表されます。  

$$V_{SET2} = V_{REF} \cdot \left(1 + \frac{R_{SET1}}{R_{SET2} + R_{SET3}}\right) \quad (式 11)$$

ISL95870A の  $V_{SET3}$  セットポイントは式 12 で表されます。  

$$V_{SET3} = V_{REF} \cdot \left(1 + \frac{R_{SET1} + R_{SET2}}{R_{SET3}}\right) \quad (式 12)$$

ISL95870A の  $V_{SET4}$  セットポイントは式 13 で表されます。  

$$V_{SET4} = V_{REF} \cdot \left(1 + \frac{R_{SET1}}{R_{SET2}}\right) \quad (式 13)$$

$V_{SET1}$  は 0.5V に固定されています。その理由は、内部スイッチ SW0 が閉じ、 $V_{SET}$  アンプが 0.5V の電圧リファレンス  $V_{REF}$  のユニティゲイン・ボルテージ・フォロワとして構成されるためです。 $V_{SET3}$  は、 $R_{SET1}$ 、 $R_{SET2}$ 、 $R_{SET3}$  の選択によっては、計算上は  $V_{SET4}$  よりも高くまたは低く設定できるほか、等しく設定することもできます。ただし、4通りのリファレンス電圧は以下の電圧順になるように設計することを推奨します。

- $V_{SET1} < V_{SET2} < V_{SET3} < V_{SET4}$ 、したがって、
- $V_{OUT1} < V_{OUT2} < V_{OUT3} < V_{OUT4}$

所望の 4 通りのリファレンス電圧  $V_{SETx}$  に対して、 $R_{SETx}$  の抵抗値を非ゼロとするには、以下の式を満たさなければなりません。

$$V_{SET1} \cdot V_{SET2} + V_{SET3} \cdot V_{SET4} - V_{SET2} \cdot V_{SET3} - V_{SET1} \cdot V_{SET4} = 0 \quad (式 14)$$

設定抵抗  $R_{SET1}$ 、 $R_{SET2}$ 、 $R_{SET3}$  は以下の方法で選択します。まず  $R_{SET3}$  の初期値として 100k $\Omega$  前後を割り当て、次に式 15 と式 16 を使って  $R_{SET1}$  と  $R_{SET2}$  をそれぞれ計算します。

$$R_{SET1} = \frac{R_{SET3} \cdot (V_{SET4} - V_{REF}) \cdot (V_{SET2} - V_{REF})}{V_{REF} \cdot (V_{SET4} - V_{SET2})} \quad (式 15)$$

$$R_{SET2} = \frac{R_{SET3} \cdot (V_{SET2} - V_{REF})}{V_{SET4} - V_{SET2}} \quad (式 16)$$

設定抵抗の合計値は式 17 に示すようにおよそ 300k $\Omega$  になるようにしてください。300k $\Omega$  前後にならない場合は  $R_{SET3}$  の値を変更して計算をやり直します。

$$R_{SET1} + R_{SET2} + R_{SET3} \approx 300k\Omega \quad (式 17)$$

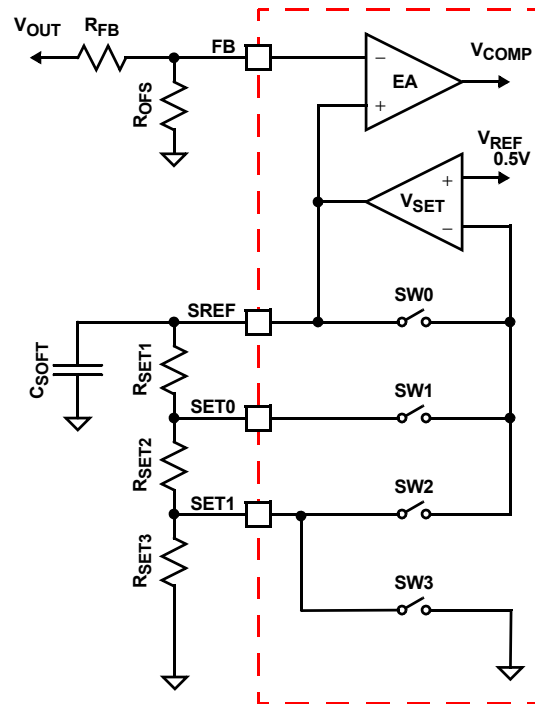


図 10. ISL95870A の電圧設定回路

0.5V ~ 1.5V の範囲の出力電圧を得たい場合、外部に抵抗分圧回路は必要ありません。出力電圧は VID1 と VID0 の状態で決まるリファレンス電圧の 1 つと等しくなります。出力電圧を 1.5V ~ 5V の範囲で設定するには、 $R_{FB}$  と  $R_{OFS}$  で構成される外付け抵抗分圧回路を使います。出力電圧とリファレンス電圧の関係は式 18 に示します。

$$V_{OUT} = V_{SREF} \cdot \frac{R_{FB} + R_{OFS}}{R_{OFS}} = V_{SREF} \cdot k \quad (式 18)$$

4 通りの出力電圧は、それぞれ対応する各リファレンス電圧に係数  $k$  を乗じた値と等しくなります。

$$V_{OUTx} = V_{SETx} \cdot k \quad (式 19)$$

### ISL95870B の出力電圧設定

ISL95870B は電圧識別ピン VID1 と VID0 を使って 4 通りのリファレンス電圧から 1 つを選択できるようになっているため、4 通りの出力電圧を設定できます。リファレンス電圧は 1.5V より高く設定できません。実装方法を図 11 に示します。セットポイント・リファレンス電圧は抵抗群  $R_{SET(x)}$  によって設定され、(x) は、SREF ピンを先頭としてグラウンドへと続く直列接続抵抗の順番に応じた番号を表しています。表 2 に示すように、VID1 と VID0 のそれぞれの組み合わせはそれぞれのスイッチの開閉に対応します。たとえば、VID1 = 1 と VID0 = 0 の組み合わせでは、スイッチ SW1 は閉じ、残りの SW0、SW2、SW3 は開きます。VID1 と VID0 の組み合わせに応じて、 $V_{SET}$  アンプの反転入力には、内部スイッチを介して、設定抵抗  $R_{SET}$  スtring の特定ノードに接続されません。

そのノードと SREF ピンの間に接続されているすべての抵抗は  $V_{SET}$  アンプの帰還インピーダンス  $R_F$  として機能します。同様に、そのノードとグラウンドの間にあるすべての抵抗は  $V_{SET}$  アンプの入力インピーダンス  $R_{IN}$  として機能します。 $V_{SET}$  アンプのゲインの一般式を式 20 に示します。

$$V_{SETX} = V_{REF} \cdot \left( 1 + \frac{R_F}{R_{IN}} \right) \quad (式 20)$$

- $V_{REF}$  は IC の内部リファレンス 0.5V
- $V_{SETX}$  は設定によって SREF ピンに出力されるセットポイント・リファレンス電圧

表 2. ISL95870B の VID の真理値表

VID のステート		設定結果		
VID1	VID0	閉	$V_{SREF}$	$V_{OUT}$
1	1	SW0	$V_{SET1}$	$V_{OUT1}$
1	0	SW1	$V_{SET2}$	$V_{OUT2}$
0	1	SW2	$V_{SET3}$	$V_{OUT3}$
0	0	SW3	$V_{SET4}$	$V_{OUT4}$

式 21、式 22、式 23、式 24 は、ISL95870B の各セットポイント・リファレンス電圧  $V_{SET}$  を表しています。

ISL95870B の  $V_{SET1}$  セットポイントは式 21 で表されます。

$$V_{SET1} = V_{REF} \quad (式 21)$$

ISL95870B の  $V_{SET2}$  セットポイントは式 22 で表されます。

$$V_{SET2} = V_{REF} \cdot \left( 1 + \frac{R_{SET1}}{R_{SET2} + R_{SET3} + R_{SET4}} \right) \quad (式 22)$$

ISL95870B の  $V_{SET3}$  セットポイントは式 23 で表されます。

$$V_{SET3} = V_{REF} \cdot \left( 1 + \frac{R_{SET1} + R_{SET2}}{R_{SET3} + R_{SET4}} \right) \quad (式 23)$$

ISL95870B の  $V_{SET4}$  セットポイントは式 24 で表されます。

$$V_{SET4} = V_{REF} \cdot \left( 1 + \frac{R_{SET1} + R_{SET2} + R_{SET3}}{R_{SET4}} \right) \quad (式 24)$$

$V_{SET1}$  は 0.5V に固定されています。その理由は、内部スイッチ SW0 が閉じ、 $V_{SET}$  アンプが 0.5V の電圧リファレンス  $V_{REF}$  のユニティゲイン・ボルテージ・フォロワとして構成されるためです。セットポイント・リファレンス電圧の名称 (x) は、SREF ピンを先頭としてグラウンドへと続く直列接続抵抗の順番に応じた番号を表しています。

- $V_{SET1} < V_{SET2} < V_{SET3} < V_{SET4}$ 、したがって
- $V_{OUT1} < V_{OUT2} < V_{OUT3} < V_{OUT4}$

所望の 4 通りのリファレンス電圧  $V_{SETx}$  に対して、設定抵抗  $R_{SET1}$ 、 $R_{SET2}$ 、 $R_{SET3}$ 、 $R_{SET4}$  は次の方法で求めます。まず、 $R_{SET4}$  の初期値として 100kΩ 前後を割り当て、次に、式 25、式 26、式 27 を使って、 $R_{SET1}$ 、 $R_{SET2}$ 、 $R_{SET3}$  をそれぞれ計算します。

$$R_{SET1} = \frac{R_{SET4} \cdot V_{SET4} \cdot (V_{SET2} - V_{REF})}{V_{REF} \cdot V_{SET2}} \quad (式 25)$$

$$R_{SET2} = \frac{R_{SET4} \cdot V_{SET4} \cdot (V_{SET3} - V_{SET2})}{V_{SET2} \cdot V_{SET3}} \quad (式 26)$$

$$R_{SET3} = \frac{R_{SET4} \cdot (V_{SET4} - V_{SET3})}{V_{SET3}} \quad (式 27)$$

設定抵抗の合計値は式 28 に示すようにおよそ 300kΩ になるようにしてください。300kΩ 前後にならない場合は  $R_{SET4}$  の値を変更して計算をやり直します。

$$R_{SET1} + R_{SET2} + R_{SET3} + R_{SET4} \approx 300k\Omega \quad (式 28)$$

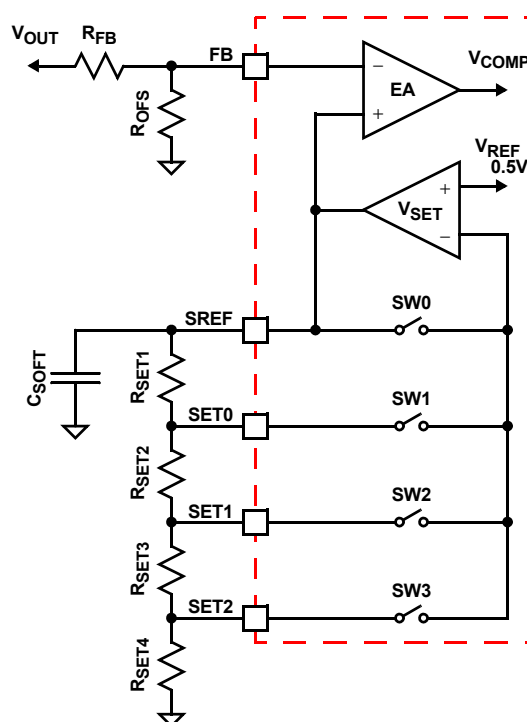


図 11. ISL95870B の電圧設定回路

0.5V ~ 1.5V の範囲の出力電圧を得たい場合は、外部に抵抗分圧回路は必要ありません。出力電圧は VID1 と VID0 の状態で決まるリファレンス電圧の 1 つと等しくなります。出力電圧を 1.5V ~ 5V の範囲で設定するには、 $R_{FB}$  と  $R_{OFS}$  で構成される外付け抵抗分圧回路を使います。出力電圧とリファレンス電圧の関係を式 29 に示します。

$$V_{OUT} = V_{SREF} \cdot \frac{R_{FB} + R_{OFS}}{R_{OFS}} = V_{SREF} \cdot k \quad (式 29)$$

4 通りの出力電圧は、それぞれ対応する各リファレンス電圧に係数 k を乗じた値と等しくなります。

$$V_{OUTx} = V_{SETx} \cdot k \quad (式 30)$$

### 高めの出力電圧の設定

ISL95870 のリファレンス電圧 ( $V_{SREF}$ ) は 0.5V に固定されています。アプリケーションが高めの出力電圧を必要とする場合は、 $R_{FB}$  と  $R_{OFS}$  で構成される抵抗分圧回路の比を大きくしなければなりません (たとえば 5V 出力を得るには  $R_{FB}:R_{OFS} = 9:1$ )。分圧比の大きな抵抗分圧回路を FB ピンに接続するとノイズの影響を受けやすくなるため、プリント基板のルーティングには十分な注意が必要です。 $R_{FB} = 1k\Omega$  など、できるだけ低い抵抗値を使用するようにしてください。

出力電圧が 3.3V ~ 5V の範囲のときに、特に DCM (不連続導通モード) では、一般に ISL95870A と ISL95870B のほうが ISL95870 よりも低ジッタとなります。その理由は、 $V_{SREF}$  電圧を 1.5V に設定すれば分圧比の小さい抵抗分圧回路が使用でき、FB ピンにおける信号雑音比の向上が図れるからです。そのため、3.3V ~ 5V の範囲の出力電圧が必要な場合は、ISL95870A と ISL95870B の  $V_{SREF}$  は 1.5V に設定するようにしてください。

### R<sup>4</sup> モジュレータ

R<sup>4</sup> モジュレータは R<sup>3</sup> テクノロジーの進化系の 1 つです。R<sup>4</sup> モジュレータは R<sup>3</sup> と同様に、負荷変動に対してスイッチング周波数を変化させて応答する特長を備えながら、電流モード・ヒステリシス・コントローラのメリットを維持しています。さらに R<sup>4</sup> モジュレータは、レギュレータの低出力インピーダンス化を実現するとともに、補償ループ内に高ゲイン電圧アンプを必要としない正確な電圧リファレンスを搭載しています。その結果、電圧モード・ヒステリシス・コントローラに匹敵する応答速度やリニアな制御モデルと、外部位相補償回路を必要としないトポロジが実現されています。この特長によって、レギュレータ回路設計の大幅な簡略化と外付け部品コストの削減がもたらされます。

### 安定性

R<sup>4</sup> モジュレータが補償を必要としない理由は、高 DC ゲインを必要としないためです。従来のアーキテクチャでは、電圧ループ内の積分回路を用いて高 DC ゲインを実現してきました。この積分回路によって開ループ伝達関数の低い周波数に 1 個のポールが導入されます。このポールと出力 LC フィルタでもたらされる 2 個のポールとを加えた 3 個のポールの系が形成されるため、安定性を維持するには補償が必要でした。

古典的な制御理論で安定的なシステムを維持するには、ユニティゲインを用いて 1 個のポールのみが存在する系へと移行させる必要があります。電流モード・アーキテクチャ (ピーク、ピークバレー、電流モードヒステリシス、R<sup>3</sup>、R<sup>4</sup> など) では、LC 共振点またはその近くに 1 個のゼロが生成され、系に存在するうちの 1 個のポールが実効的に打ち消されます。系には依然として 2 個のポールが存在するため、安定動作を得るには、ユニティゲイン・クロスオーバーの手前側にあるゼロを用いて、そのうちの 1 個のポールを打ち消してする必要があります。必要なゼロを導入するために補償部品を追加します。

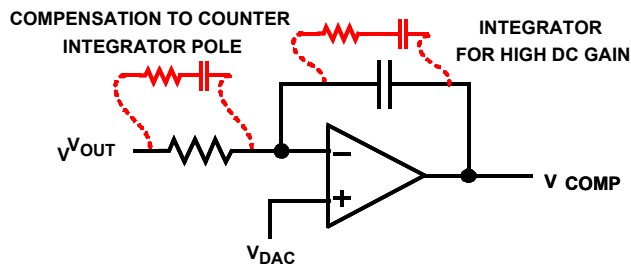


図 12. 積分型誤差アンプの構成

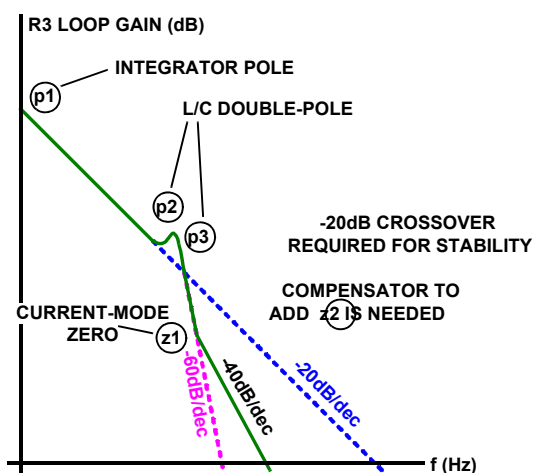


図 13. 非補償積分回路の開ループ応答

電圧ループ誤差アンプの古典的な積分回路を図 12 に示します。このような従来テクノロジーでは、正確なレギュレーションに必要な高 DC ゲインが積分回路によって実現される一方で、低い周波数帯に 1 個のポールが制御ループ内に導入されます。図 13 に、電圧ループ内に積分コンデンサを追加したことで得られる開ループ応答を示します。安定動作を得るには図 12 に示した補償部品が必要です。

R<sup>4</sup> は高ゲイン電圧ループを必要としないため積分回路は不要であり、ループ内にもともと備わっているポール数は 2 個です。電流モードのゼロがそのうちの 1 個のポールを打ち消すため、出力フィルタの選択幅の広い単一ポールのクロスオーバー特性が得られます。その結果、補償部品や複雑な数式を必要とせずに、安定的な動作が実現されます。

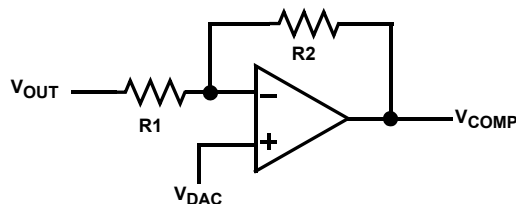


図 14. 非積分型 R<sup>4</sup> 誤差アンプの構成

高精度なレギュレーションに必要な高DCゲインの積分回路を必要としない R<sup>4</sup> 誤差アンプを図 14 に示します。その開ループ応答を図 15 に示します。

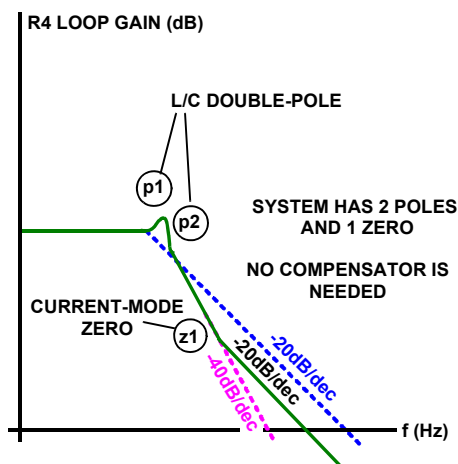


図 15. 非補償型 R<sup>4</sup> 開ループ応答

### 負荷変動応答

古典的アーキテクチャにおける積分回路は、補償ゼロが必要だけでなく、負荷変動条件に対する応答が遅い性質があります。出力電圧の急激な変動に対して COMP 電圧の変化は低速です。積分コンデンサを除去できれば、COMP は V<sub>OUT</sub> に応じて高速に変化し、モジュレータは速やかにスイッチング周波数を上下させ、出力電圧を正常な状態に戻せます。

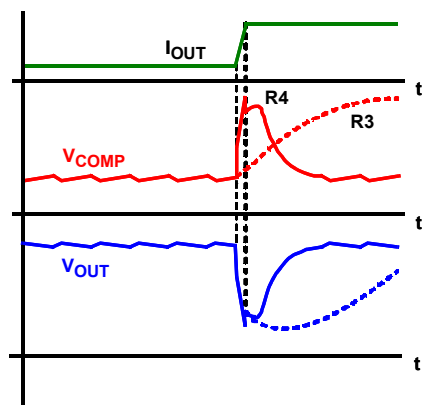


図 16. R<sup>3</sup> と R<sup>4</sup> の理想負荷変動応

積分回路を使用したときの負荷変動に対する V<sub>OUT</sub> と V<sub>COMP</sub> の時間遅れを、図 16 に赤と青の点線で示します。赤と青の実線は、積分コンデンサを排除して高い応答性能を実現した R<sup>4</sup> の振る舞いを示しています。

### ダイオード・エミュレーション

出力インダクタ電流の極性を、PHASE ノードから流出する方向を正極性、PHASE ノードに流入する方向を負極性と定義します。インダクタ電流の DC 成分は正極性ですが、リップル電流と呼ばれる AC 成分は正極性にも負極性にもなり得ます。インダクタ電流の AC 成分と DC 成分の和がスイッチング期間全体で正極性に維持されている場合は、コンバータは連続導通モード (CCM) で動作しています。インダクタ電流が負またはゼロになる場合は、コンバータは不連続導通モード (DCM) で動作しています。

同期整流回路は標準的な DC/DC 降圧レギュレータとは違って、DCM 期間中に出力フィルタ・インダクタから電流をシンクする場合があります。ローサイド MOSFET がインダクタ電流をシンクするときに発生する不必要な導通損失によって軽負荷時の効率は低下します。

ISL95870/ISL95870A/ISL95870B コントローラは、ローサイド MOSFET にダイオードの電流遮断挙動をエミュレートさせて、DCM 時の導通損失を回避しています。負極性インダクタ電流によってローサイド MOSFET の「DS(ON) の両端で正極性の電圧降下が連続 8 PWM サイクルにわたって発生し、そして LGATE ピンが High のとき、いわゆる「ダイオード・エミュレーション・モード (DEM)」といわれるスマート・ダイオード動作がトリガされます。ローサイド MOSFET の「DS(ON) の両端電圧が負極性になったことが検出されると、次の PWM パルスでコンバータは DEM 動作を終了します。

DCM 期間中に PWM スwitching 周波数を下げて、ゲートドライバの不必要なスイッチング損失を抑えて効率を高める動作は、R<sup>4</sup> アーキテクチャの特性によるものです。周波数低減の範囲は負荷電流の減少量に比例します。DEM に移行すると、ウィンドウ電圧 V<sub>W</sub> を強制的に 30% 程度高めて、PWM 周波数を強制的に 30% ほど低下させます。これは CCM と DCM の境界でモード切り換えが發振しないようにする措置です。DEM から復帰すると 30% ほど高く設定していた V<sub>W</sub> は元に戻され、PWM スwitching 周波数は通常の CCM 値に強制的に戻されます。

### 出力過電流保護機能

過電流保護 (OCP) セットポイントは OCSET ピンと PHASE ピンの間に接続した抵抗 R<sub>OCSET</sub> で設定します。VO ピンとコンバータの実際の出力電圧との間には抵抗 R<sub>O</sub> を接続します。通常動作中は VO ピンはハイ・インピーダンスとなるため R<sub>O</sub> の両端で電圧降下は発生しません。R<sub>O</sub> の抵抗値は R<sub>OCSET</sub> と同じにしてください。

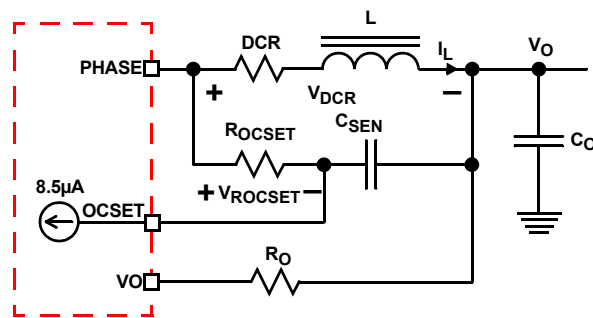


図 17. 過電流設定回路



図 17 に過電流設定回路を示します。インダクタはインダクタンス成分 L と DC 抵抗成分 DCR とで構成されます。インダクタ DC 電流  $I_L$  によって DCR 両端で電圧降下が発生し、式 31 で与えられます。

$$V_{DCR} = I_L \cdot DCR \quad (\text{式 31})$$

電流源  $I_{OCSET}$  が OCSET ピンから  $8.5 \mu A$  の電流をシンクするため、抵抗  $R_{OCSET}$  の両端には式 32 で与えられる DC 電圧降下が生じます。

$$V_{ROCSET} = 8.5 \mu A \cdot R_{OCSET} \quad (\text{式 32})$$

OCSET ピンと VO ピンの DC 電圧の差は式 33 で与えられます。

$$V_{OCSET} - V_{VO} = V_{DCR} + V_{ROCSET} = I_L \cdot DCR + I_{OCSET} \cdot R_{OCSET} \quad (\text{式 33})$$

IC は OCSET ピン電圧と VO ピン電圧をモニタします。OCSET ピン電圧が VO ピン電圧よりも  $10 \mu s$  以上にわたって高くなると、OCP フォルトが発生してコンバータ動作はオフに切り替わります。

$R_{OCSET}$  の抵抗値は以下の式 34 で求めます。

$$R_{OCSET} = \frac{I_{OC} \cdot DCR}{I_{OCSET}} \quad (\text{式 34})$$

- $R_{OCSET}$  は過電流セットポイントの設定抵抗 (単位  $\Omega$ )
- $-I_{OC}$  は OCP フォルト検出回路を作動させる出力 DC 負荷電流
- DCR はインダクタの DC 抵抗成分

たとえば、 $I_{OC}$  が  $20A$  で DCR が  $4.5m\Omega$  のとき、 $R_{OCSET}$  には  $20A \times 4.5m\Omega / 8.5 \mu A = 10.5k\Omega$  を選択します。

抵抗  $R_{OCSET}$  とコンデンサ  $C_{SEN}$  によってインダクタ電流をセンスする RC ネットワークが構成されます。DC 動作時だけでなく動的な動作時もインダクタ電流を正確にセンスするには、RC ネットワークの時定数  $R_{OCSET} \times C_{SEN}$  はインダクタの時定数  $L/DCR$  と等しくなければなりません。 $C_{SEN}$  の容量は式 35 で求めます。

$$C_{SEN} = \frac{L}{R_{OCSET} \cdot DCR} \quad (\text{式 35})$$

たとえば、L が  $1.5 \mu H$ 、DCR が  $4.5m\Omega$ 、 $R_{OCSET}$  が  $9k\Omega$  のとき、 $C_{SEN}$  には  $1.5 \mu H / (9k\Omega \times 4.5m\Omega) = 0.037 \mu F$  を選択します。

OCP が動作すると、コンバータはオフ状態になり、PGOOD ピンは Low にアサートされます。EN ピン電圧が EN 立ち下がりスレッショルド電圧  $V_{ENTHF}$  を下回るか、VCC が POR 立ち下がりスレッショルド電圧  $V_{VCC\_THF}$  を下回るまで、フォルト状態は続きます。

### 出力過電圧保護機能

FB ピン電圧が過電圧立ち上がりスレッショルド  $V_{OVRTH}$  を  $2 \mu s$  以上にわたって超えると、OVP (過電圧) フォルト保護回路がトリガされます。たとえば、コンバータが  $1.0V$  をレギュレートするように FB ピンが設定されている場合、OVP フォルトがトリガされるには  $2 \mu s$  以上にわたって FB ピン電圧が  $V_{OVRTH}$  スレッショルドの代表値である  $116\%$  を超える

必要があります。数値で表すと  $116\% \times 1.0V = 1.16V$  です。OVP が動作すると、コンバータ動作はオフになり、PGOOD が Low にアサートされます。EN ピン電圧が EN 立ち下がりスレッショルド電圧  $V_{ENTHF}$  を下回るか、VCC が POR 立ち下がりスレッショルド電圧  $V_{VCC\_THF}$  を下回るまで、フォルト状態は続きます。

OVP フォルトが発生するとコンバータ動作はオフ状態になりますが、出力電圧が  $V_{OVRTH}$  スレッショルドと  $V_{OVFTH}$  スレッショルドを往復したときは、LGATE ドライバはローサイド MOSFET のターンオンとターンオフを行います。まず、LGATE ドライバはローサイド MOSFET をターンオンして出力電圧を放電させ、負荷を保護します。FB ピン電圧が  $2 \mu s$  以上にわたって過電圧立ち下がりスレッショルド  $V_{OVRTH}$  を下回ると、LGATE ドライバはローサイド MOSFET をターンオフします。過電圧立ち下がりスレッショルド  $V_{OVFTH}$  の代表値は  $102\%$  です。すなわち、FB ピン電圧が  $2 \mu s$  以上にわたって  $102\% \times 1.0V = 1.02V$  を下回ると、LGATE ドライバはローサイド MOSFET をターンオフします。出力電圧が再度上昇して FB ピン電圧が過電圧立ち上がりスレッショルド  $V_{OVRTH}$  を  $2 \mu s$  以上にわたって超えると、LGATE ドライバは再びローサイド MOSFET をターンオンします。このような動作によって過電圧状態が解消されるまで IC は負荷を保護します。

### 出力アンダーボルテージ保護機能

FB ピン電圧が  $2 \mu s$  以上にわたってアンダーボルテージ・スレッショルド  $V_{UVTH}$  を下回ると、UVP フォルト検出回路がトリガされます。たとえば、コンバータが  $1.0V$  をレギュレートするように FB ピンが設定されている場合、UVP フォルトがトリガされるには  $2 \mu s$  以上にわたって FB ピン電圧が  $V_{UVTH}$  スレッショルドの代表値である  $84\%$  を下回る必要があります。数値で表すと  $84\% \times 1.0V = 0.84V$  です。UVP フォルトが宣言されると、コンバータ動作はオフになり、PGOOD が Low にアサートされます。EN ピン電圧が EN 立ち下がりスレッショルド電圧  $V_{ENTHF}$  を下回るか、VCC が POR 立ち下がりスレッショルド電圧  $V_{VCC\_THF}$  を下回るまで、フォルト状態は続きます。

### 過熱保護機能

IC の温度が上昇スレッショルド温度  $T_{OTRTH}$  を超えると、IC は OTP ステートに移行し、PWM 動作は一時的に停止し LGATE と UGATE 両ゲートドライバ出力は強制的に Low に固定されます。このとき、PGOOD ピンの状態は変化せず、また、コンバータ動作はオフにはなりません。IC の温度が通常 PWM 動作に復帰する下降ヒステリシス温度  $T_{OTHYS}$  を下回るまで、PWM は停止状態を続けます。EN ピン電圧が EN 立ち下がりスレッショルド電圧  $V_{ENTHF}$  を下回るか、VCC が POR 立ち下がりスレッショルド電圧  $V_{VCC\_THF}$  を下回ると、OTP 状態はリセットされます。IC が OTP 状態にあるときでもそのほかの保護機能は有効です。PWM 動作が停止するため、出力電圧はアンダーボルテージ・スレッショルド  $V_{UVTH}$  よりも低くなって、UVP フォルトが発生すると考えられます。

**PGOOD モニタ**

PGOOD ピンはコンバータがレギュレート電圧を供給できる状態にあることを示しています。VCC ピン電圧が POR 立ち上がりスレッシュホールド  $V_{VCC\_THR}$  に達しない場合、あるいは、VCC ピン電圧が POR 立ち下がりスレッシュホールド  $V_{VCC\_THF}$  を下回った場合、PGOOD ピンは不確定状態になります。出力過電流フォルト、出力過電圧フォルト、または出力アンダーボルテージ・フォルトが発生すると、PGOOD は Low にアサートされます。PGOOD のプルダウン時のインピーダンスは  $50\Omega$  です。

**内蔵ゲートドライバ**

LGATE ピンと UGATE ピンは MOSFET のゲートドライバ出力です。LGATE ピンでコンバータ回路のローサイド MOSFET をドライブし、UGATE ピンでコンバータ回路のハイサイド MOSFET をドライブします。

LGATE ドライバはローサイド MOSFET の導通時間が長い低デューティサイクルのアプリケーションに最適化されています。低デューティサイクルのような条件では超低  $I_{DS(ON)}$  のローサイド MOSFET が必要ですが、オン抵抗が小さいと寄生容量が大きくなるため、PHASE ノードに現れる高  $dv/dt$  のスイッチングによって大きな過渡電流が発生します。特にドレインとゲート間の電荷によって、デバイスの  $V_{GS(th)}$  を上回り MOSFET をターンオンさせてしまうほどの大きな電流がドライバのプルダウン抵抗成分に流れます。このような理由から、LGATE ドライバの設計では、プルダウン抵抗成分を低く抑えるとともに、MOSFET ゲート電圧が  $V_{GS(th)}$  を超えないように流せるシンク電流の大きさを十分に確保しています。

**アダプティブ貫通電流保護**

一方のゲートドライバ出力がおおよそ 1V に低下するまで他方のゲートドライバ出力のターンオンを防止するアダプティブ貫通保護機能を搭載しています。図 18 にデッドタイムの様子を示しますが、ゲート電圧の立ち下がりが 1V スレッシュホールドよりも高い状態に維持されていると、デッドタイムは長くなります。ハイサイド・ゲートドライバ出力電圧は UGATE ピンと PHASE ピンの両端で測定し、ローサイド・ゲートドライバ出力電圧は LGATE ピンと PGND ピンの両端で測定しています。LGATE ドライバの電源は PVCC ピンから直接与えられます。UGATE ドライバの電源は BOOT ピンと PHASE ピン間に接続されるブートストラップ・コンデンサから与えられます。ローサイド MOSFET がターンオンしたときなど、PVCC 電圧からダイオード電圧降下を引いた電圧よりも PHASE ノード電圧が低くなると、コンデンサはその都度充電されます。

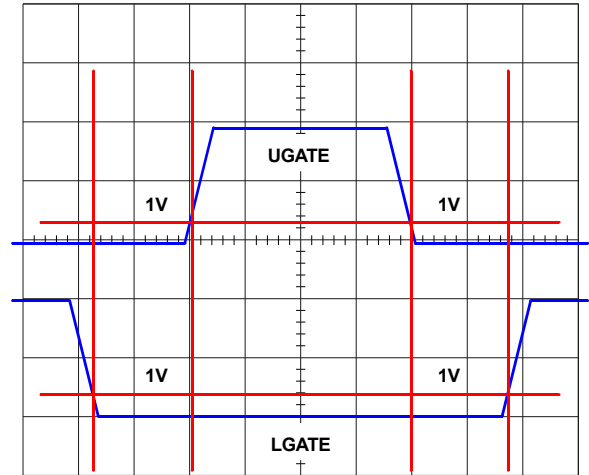


図 18. ゲートドライバのアダプティブ貫通電流保護

**汎用アプリケーションの設計ガイドライン**

以下のセクションでシングルフェーズの降圧コンバータの設計に必要なステップの概要を説明します。読者は以下で言及する基本的な技術や技法を理解していることを前提としています。インターシルでは、この設計ガイドラインのほかに、回路図、部品リスト (BOM)、サンプル基板レイアウトなどで構成されるリファレンスデザインを提供しています。

**LC 出力フィルタの選択**

理想的な降圧コンバータのデューティサイクルは、入力電圧と出力電圧の関数として表されます。この関係を式 36 に示します。

$$D = \frac{V_O}{V_{IN}} \tag{式 36}$$

出力インダクタのリプル電流のピークツーピーク値は式 37 で表されます。

$$I_{P-P} = \frac{V_O \cdot (1 - D)}{F_{SW} \cdot L} \tag{式 37}$$

典型的な DC/DC 降圧コンバータの  $I_{P-P}$  は、最大 DC 出力負荷電流の 20%~40% です。  $I_{P-P}$  の値は、MOSFET のスイッチング損失、インダクタの鉄損、銅損など、さまざまな要素に応じて設定します。インダクタの DC 銅損は式 38 で見積もれます。

$$P_{COPPER} = I_{LOAD}^2 \cdot DCR \tag{式 38}$$

$I_{LOAD}$  はコンバータの出力 DC 電流です。

銅損はきわめて大きくなることがあるため、インダクタの DCR には十分な注意が必要です。また、インダクタの選択では高温時の飽和特性にも考慮しなければなりません。飽和したインダクタは回路素子を破壊する可能性があるほか、不要な OCP フォルトを引き起こす場合があります。

DC/DC 降圧レギュレータには、リップル電流  $I_{P-P}$  を流せるだけの出力コンデンサ  $C_O$  が必要です。電流  $I_{P-P}$  によって  $C_O$  の両端にリップル電圧  $V_{P-P}$  が発生します。この電圧は、コンデンサ ESR 両端の電圧降下と、コンデンサに出入りする電荷によって発生する電圧変化との和です。これら 2 つの電圧は式 39 と式 40 で表されます。

$$\Delta V_{ESR} = I_{P-P} \cdot ESR \quad (式 39)$$

$$\Delta V_C = \frac{I_{P-P}}{8 \cdot C_O \cdot F_{SW}} \quad (式 40)$$

コンバータ出力の変動が大きい場合、所望の  $V_{P-P}$  が得られるまで、複数のコンデンサを並列に接続して総 ESR を下げる必要があります。コンデンサのインダクタンス成分は出力電圧リップルに大きな影響を及ぼす可能性があり、負荷変動のスルーレイトがきわめて大きいときに瞬間的な電圧スパイクが生じます。また、コンデンサは RMS 電流と周波数の関数として熱を発生します。コンデンサの RMS 電流がスイッチング周波数  $F_{SW}$  で最大定格以下となるように、並列接続したコンデンサ間で  $I_{P-P}$  が適切に分担されるように注意してください。また、コンデンサ両端に印加される電圧が高くなるにつれて、定格容量が最大で 50% も低下することも考慮してください。

### 入力コンデンサの選択

降圧コンバータにおける入力コンデンサの重要なパラメータは電圧定格と RMS 電流定格です。動作の信頼性を高めるために、最高入力電圧よりも高い電圧定格と、スイッチング回路によって要求される RMS 電流を供給できる電流定格の両方を満たすバルク・コンデンサを選択してください。電圧定格は最高入力電圧の 1.25 倍以上が必要で、推奨は 1.5 倍です。図 19 に、出力負荷電流に対して正規化した入力 RMS リップル電流を、コンバータ効率に対して調整したデューティサイクルの関数として示します。リップル電流の計算式は式 41 で表されます。

$$I_{IN\_RMS} = \frac{\sqrt{(I_{MAX}^2 \cdot (D - D^2)) \left(x^2 \cdot I_{MAX}^2 \cdot \frac{D}{12}\right)}}{I_{MAX}} \quad (式 41)$$

- $I_{MAX}$  はコンバータの最大連続  $I_{LOAD}$
- $x$  は、 $I_{MAX}$  のパーセント値 (0% ~ 100%) として表されるインダクタのピークツーピーク・リップル振幅に対応した係数 (0 ~ 1)
- $D$  はコンバータの効率を加味したデューティサイクル  
デューティサイクルは式 42 で示されます。

$$D = \frac{V_O}{V_{IN} \cdot EFF} \quad (式 42)$$

バルク・コンデンサのほかに、ハイサイド MOSFET のドレインとローサイド MOSFET のソース間のデカップリングのために、低 ESL セラミック・コンデンサを接続してください。

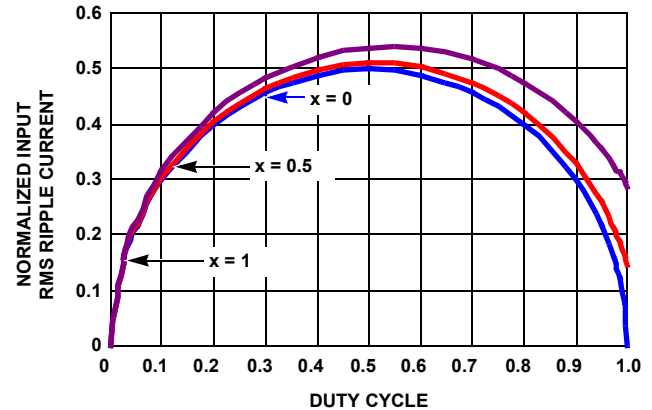


図 19. 正規化した入力 RMS リップル電流、EFF=1

### ブートストラップ・コンデンサの選択

ドライバ回路にはブートストラップ・ショットキー・ダイオードが内蔵されています。BOOT ピンと PHASE ピンの間に外付けコンデンサを接続するだけでブートストラップ回路が完成します。ブートストラップ・コンデンサの電圧定格は 10V 以上を選択します。コンデンサに印加される計算上の最高電圧は  $PVCC - V_{DIODE}$  (ブートダイオード両端の電圧降下) ですが、PHASE ノードにはグラウンドを下回る大きな電圧が生じるため、ブートストラップ・コンデンサの電圧定格は 10V 以上が必要です。ブートストラップ・コンデンサの容量は式 43 で求めます。

$$C_{BOOT} \geq \frac{Q_{GATE}}{\Delta V_{BOOT}} \quad (式 43)$$

- $Q_{GATE}$  はハイサイド MOSFET のゲートを完全に充電するのに必要なゲート電荷量
- $\Delta V_{BOOT}$  は BOOT コンデンサ両端の最大電圧低下

例として、 $V_{GS} = 5V$  におけるハイサイド MOSFET の総ゲート容量  $Q_g$  は 25nC、 $\Delta V_{BOOT}$  は 200mV と仮定します。算出されるブートストラップ・コンデンサ容量は 0.125  $\mu F$  です。適切なマージンを得るために、計算値の 2 倍の容量のコンデンサを選択します。この例では 0.22  $\mu F$  が適切でしょう。温度係数の小さいセラミック・コンデンサを使用してください。

**ドライバの電力損失**

ドライバでのスイッチング電力損失は、主に、スイッチング周波数と選択した MOSFET の総ゲート電荷との関数で表されます。アプリケーションで確実な安全動作を得るには、ドライバの電力損失の計算が欠かせません。電力損失が許容可能なレベルを上回ると、IC のジャンクション温度は推奨動作範囲の最高値を超えてしまう可能性があります。アプリケーションを設計するときは、選択した MOSFET を対象に、所望の周波数で安全動作が確保されるように、次の計算を行ってください。ドライバが消費する電力は式 44 で概算できます。

$$P = F_{sw} \cdot (1.5V_U Q_U + V_L Q_L) + P_L + P_U \quad (式 44)$$

- $F_{sw}$  は PWM 信号のスイッチング周波数
- $V_U$  は上側ゲートドライバのバイアス電圧
- $V_L$  は下側ゲートドライバのバイアス電圧
- $Q_U$  は上側ゲートドライバによって MOSFET ゲートと ディスクリット・コンデンサに供給される電荷
- $Q_L$  は下側ゲートドライバによって MOSFET ゲートと ディスクリット・コンデンサに供給される電荷
- $P_L$  は下側ドライバの自己消費電力
- $P_U$  は上側ドライバの自己消費電力

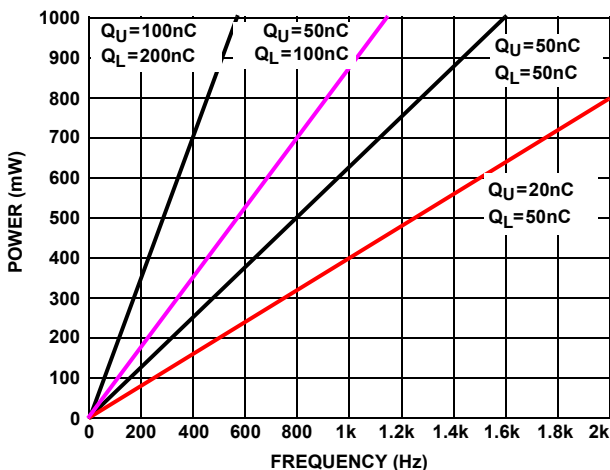


図 20. 電力損失と周波数の関係

**MOSFET の選択と検討すべき事項**

それぞれの MOSFET は、MOSFET の導通に必要な電流、スイッチング周波数、放熱性能、入手性、システムの放熱手段やエアフローなどを考慮しながら選択します。

一般に MOSFET は、瞬間的な電圧であっても、ドレイン・ソース間の最大電圧定格以上には耐性がありません。コンバータのパワーステージに使用する MOSFET には、入力電源の上側電圧余裕と MOSFET のスイッチング時に生じる電圧スパイクの和を上回る  $V_{DS}$  定格が少なくとも必要です。

市場には DC/DC コンバータに最適化されたパワー MOSFET が数多く流通しています。ハイサイド MOSFET には、線形領域で電力消費する時間ができるだけ短くなるように、ゲート電荷の小ささを訴求した品種が適します。ローサイド MOSFET には、導通損失を抑えるために、完全飽和時の  $r_{DS(on)}$  が低いことを訴求した品種が適します。

ローサイド MOSFET (LS) の電力損失は導通性のみと仮定でき、その値は式 45 で表されます。

$$P_{CON\_LS} \approx I_{LOAD}^2 \cdot r_{DS(ON)\_LS} \cdot (1 - D) \quad (式 45)$$

ハイサイド MOSFET (HS) の導通損失は式 46 で表されます。

$$P_{CON\_HS} = I_{LOAD}^2 \cdot r_{DS(ON)\_HS} \cdot D \quad (式 46)$$

ハイサイド MOSFET のスイッチング損失は式 47 で表されます。

$$P_{SW\_HS} = \frac{V_{IN} \cdot I_{VALLEY} \cdot t_{ON} \cdot F_{SW}}{2} + \frac{V_{IN} \cdot I_{PEAK} \cdot t_{OFF} \cdot F_{SW}}{2} \quad (式 47)$$

- $I_{VALLEY}$  は、インダクタ電流の DC 成分と、インダクタ・リップル電流の 1/2 との差
- $I_{PEAK}$  は、インダクタ電流の DC 成分と、インダクタ・リップル電流の 1/2 との和
- $t_{ON}$  は MOSFET 素子の飽和に必要な時間
- $t_{OFF}$  は MOSFET 素子のカットオフに必要な時間

**基板レイアウトの注意事項**

一般的なルールとして、電源層は基板の表面層側または裏面層側のいずれにまとめて配置し、微弱な信号が流れるアナログ信号またはロジック信号は反対側の層に配置します。グラウンド層はシールド効果を与えるために信号パターンの次の層に配置します。グラウンド層には、IC 下面のうちアナログ信号またはロジック信号に接続されている部分をカバーするように、単一のアイランドを設けてください。アイランドはノイズのない一点でグラウンド層に接続してください。

DC/DC コンバータは、外付けパワー部品と小信号部品の 2 種類の部品で構成されます。大きなエネルギーをスイッチングする外付けパワー部品はきわめて重大な役割を担います。小信号部品はノイズに敏感なノードまたは電源に接続され、電流や信号カップリングのバイパスが不可欠です。

レイアウト設計では、最初に、MOSFET、入力コンデンサ、出力コンデンサ、出力インダクタなどの外付けパワー部品を配置します。ゲートドライブ信号のトレース長が短くなるように、外付けパワー部品類と制御 IC 間は近接させてください。LGATE、UGATE、PGND、PHASE、BOOT がこのドライブ信号に該当します。

MOSFET を配置する際は、ハイサイド MOSFET のソースとローサイド MOSFET のドレインを熱的にできるだけ近づけてください。図 21 を参照してください。入力の高周波コンデンサはハイサイド MOSFET のドレインとローサイド MOSFET のソースの近くに配置してください。出力インダクタと出力コンデンサは MOSFET と負荷の間に配置してください。出力の高周波デカップリング・コンデンサ (セラミック) は、内層の最短パスを使いながら、デカップリングする対象のできるだけ近くに配置してください。IC の下部にゲート信号や PHASE ノード信号などの  $dV/dt$  と  $di/dt$  が大きい信号が通らないように部品を配置してください。



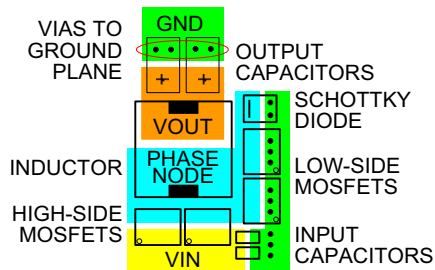


図 21. パワー部品の配置例

### VCC ピンと PVCC ピン

デカップリング・コンデンサを IC のできるだけ近くに配置してください。特に PVCC ピンのデカップリング・コンデンサは、PGND ピンに対して、幅広の短いトレースで接続してください。VCC ピンのデカップリング・コンデンサは GND ピンに接続してください。

### EN、PGOOD、VID0、VID1、FSEL 各ピン

これらは GND ピンを基準とするロジック信号です。一般的なロジック信号と同様に取り扱ってください。

### OCSET ピンと VO ピン

$R_{OCSET}$ 、 $R_O$ 、 $C_{SEN}$  で構成される電流センス・ネットワークは、DCR による電圧降下を正確に測定するために、インダクタのパッドに接続しなければなりません。ただし、これらの部品は、インダクタへと戻るトレースを介して、OCSET ピンと VO ピンの物理的に近い位置に配置してください。インダクタ・パッドに至るこのトレースのすべてはグラウンド層によってシールドしてください。抵抗性電流センスを採用した場合でも以上の手順は同じです。

### FB、SREF、SET0、SET1、SET2、RTN 各ピン

これらピンの入力インピーダンスは高いため、これらピンに接続する部品は、IC のできるだけ近くに配置してください。

### LGATE、PGND、UGATE、BOOT、PHASE 各ピン

これらのトレースを通過する信号は、ピークの大きな充電電流と放電電流など、いずれも  $dv/dt$  と  $di/dt$  が大きい性質があります。PGND ピンは、LGATE が Low のとき、ローサイド MOSFET のゲート・ソース電荷からのみ電流が流れます。理想的には、LGATE ピンからのトレースと PGND ピンからのトレースを並行にルーティングし、UGATE ピンからのトレースと PHASE ピンからのトレースを並行にルーティングします。インダクタ電流のゼロクロス検出をより高精度に行うには、PHASE ピンをローサイド MOSFET のドレインにケルビン接続してください。これらペアには幅広の短いトレースを用いるとともに、入力インピーダンスの高い他のトレースからは離してください。微弱信号のトレースはいかなる層でもこれらのトレースに近接させてはなりません。

## 改訂履歴

この改訂履歴は参考情報として掲載するものであり、正確を期すように努めていますが、内容を保証するものではありません。最新のデータシートについてはインターシルのウェブサイトをご覧ください。

日付	レビジョン	変更点
2009/12/22	FN6899.0	初版

## 製品

インターシルは、高性能アナログ、ミクストシグナルおよびパワーマネジメント半導体の設計、製造で世界をリードする企業です。インターシルの製品は、産業用機器、インフラ、パーソナル・コンピューティング、ハイエンド・コンシューマの分野で特に急速な成長を遂げている市場向けに開発されています。製品ファミリの詳細は、[www.intersil.com/product\\_tree/](http://www.intersil.com/product_tree/) をご覧ください。

\*ISL95870/ISL95870A/ISL95870B に関するアプリケーション情報、関連ドキュメント、関連部品は、[www.intersil.com](http://www.intersil.com) 内の [ISL95870/ISL95870A/ISL95870B](http://www.intersil.com/ISL95870/ISL95870A/ISL95870B) のページを参照してください。

本データシートに関するご意見は [www.intersil.com/askourstaff](http://www.intersil.com/askourstaff) へお寄せください。

信頼性に関するデータは [rel.intersil.com/reports/search.php](http://rel.intersil.com/reports/search.php) を参照してください。

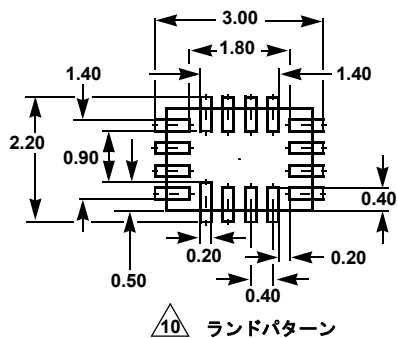
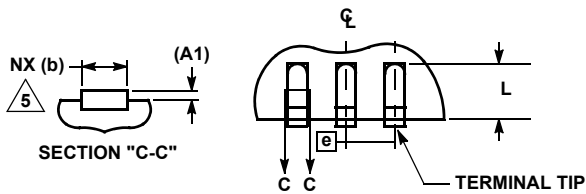
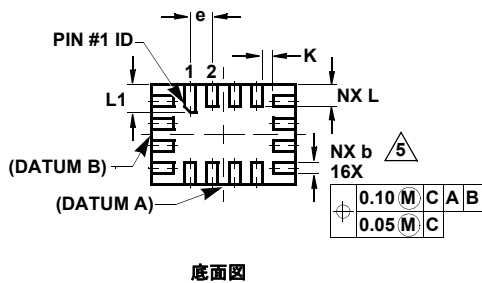
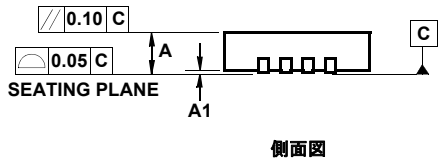
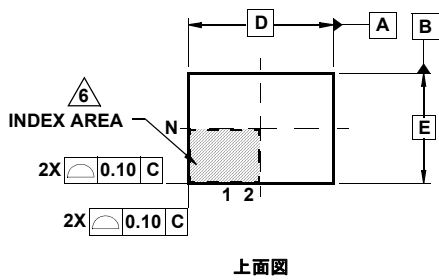
そのほかの製品については [www.intersil.com/product\\_tree/](http://www.intersil.com/product_tree/) を参照してください。

インターシルは、[www.intersil.com/design/quality/](http://www.intersil.com/design/quality/) に記載の品質保証のとおり、ISO9000 品質システムに基づいて、製品の製造、組み立て、試験を行っています。

インターシルは、製品を販売するにあたって、製品情報のみを提供します。インターシルは、いかなる時点においても、予告なしに、回路設計、ソフトウェア、仕様を変更する権利を有します。製品を購入されるお客様は、必ず、データシートが最新であることをご確認ください。インターシルは正確かつ信頼に足る情報を提供できるよう努めていますが、その使用に関して、インターシルおよび関連子会社は責を負いません。また、その使用に関して、第三者が所有する特許または他の知的所有権の非侵害を保証するものではありません。インターシルおよび関連子会社が所有する特許の使用権を暗黙的または他の方法によって与えるものではありません。

インターシルの会社概要については [www.intersil.com](http://www.intersil.com) をご覧ください。

Ultra Thin Quad Flat No-Lead Plastic Package (UTQFN)



L16.2.6x1.8A

16 LEAD ULTRA THIN QUAD FLAT NO-LEAD PLASTIC PACKAGE

SYMBOL	MILLIMETERS			NOTES
	MIN	NOMINAL	MAX	
A	0.45	0.50	0.55	-
A1	-	-	0.05	-
A3	0.127 REF			-
b	0.15	0.20	0.25	5
D	2.55	2.60	2.65	-
E	1.75	1.80	1.85	-
e	0.40 BSC			-
K	0.15	-	-	-
L	0.35	0.40	0.45	-
L1	0.45	0.50	0.55	-
N	16			2
Nd	4			3
Ne	4			3
$\theta$	0	-	12	4

Rev.5, 2009/2

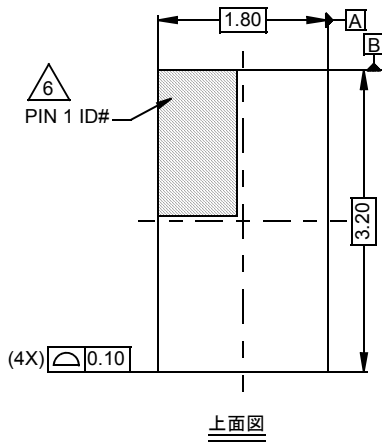
備考:

1. 寸法と公差は ASME Y14.5m-1994 にしたがっています。
2. N は端子数です。
3. Nd と Ne はそれぞれ D 側と E 側の端子数です。
4. 寸法の単位は mm です。角度の単位は度です。
5. 寸法 b は金属端子に適用され、端子先端から 0.15mm ~ 0.30mm の範囲で計測した値です。
6. 1 ピンの識別子はオプションですが、表示されているゾーン内に配置されます。1 ピンの識別子はモールドまたはマーキングで示されます。
7. パッケージの最大反りは 0.05mm です。
8. 許容されるバリ寸法は各方向とも 0.076mm です。
9. JEDEC 参照寸法図: MO-255
10. プリント基板のランドパターン設計に際してはインターシルのテクニカル・ブリーフ「Land Pattern Design Surface Mount Guidelines Packages (TB389)」を参照してください。

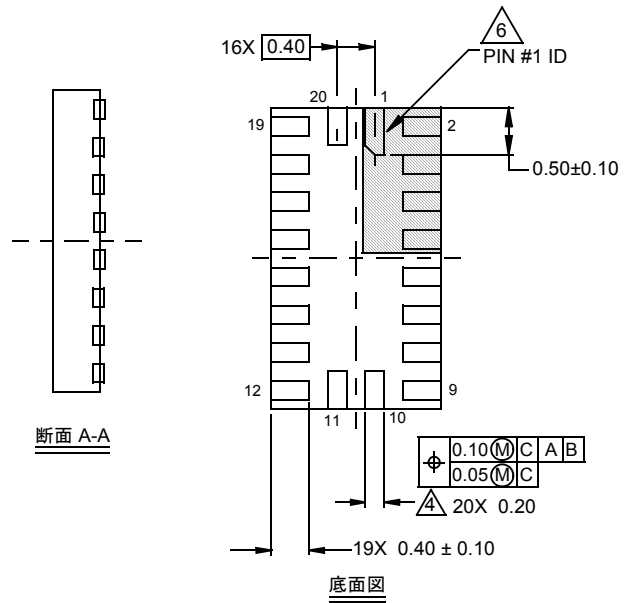
パッケージ寸法図

L20.3.2x1.8

20 LEAD ULTRA THIN QUAD FLAT NO-LEAD PLASTIC PACKAGE (UTQFN)  
Rev 0, 2008/5

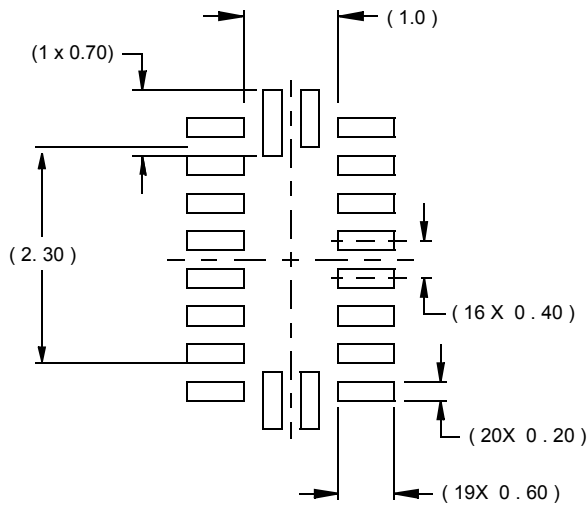


上面図

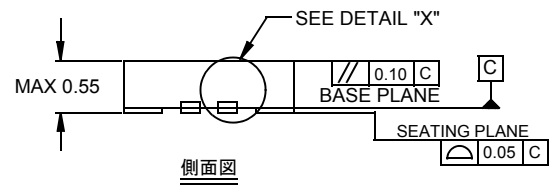


断面 A-A

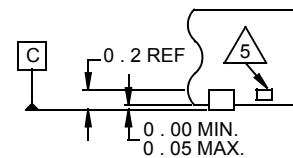
底面図



推奨ランドパターン例



側面図



"X"の詳細

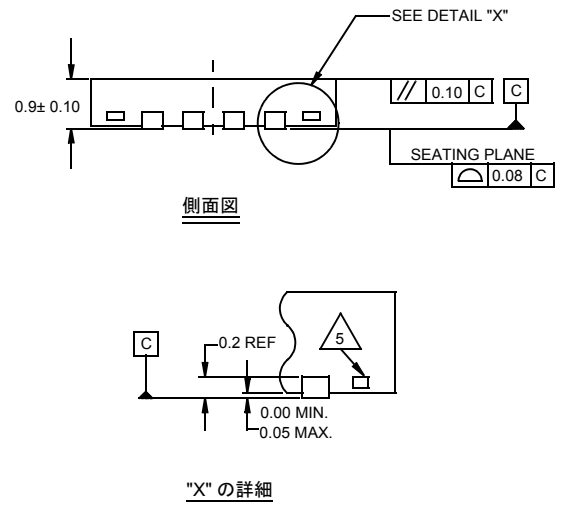
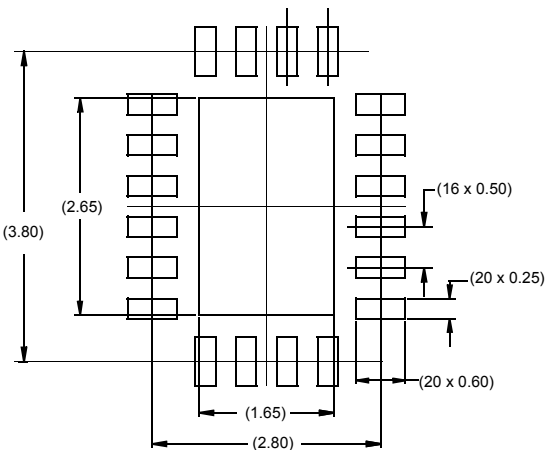
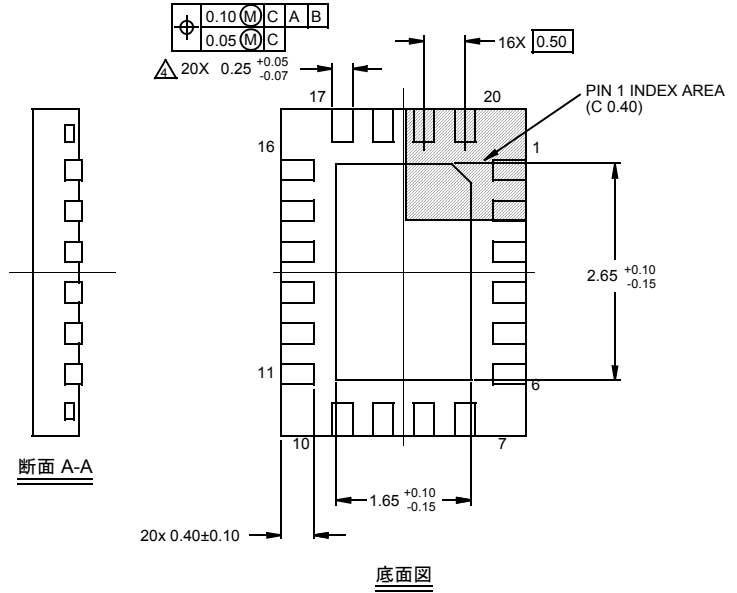
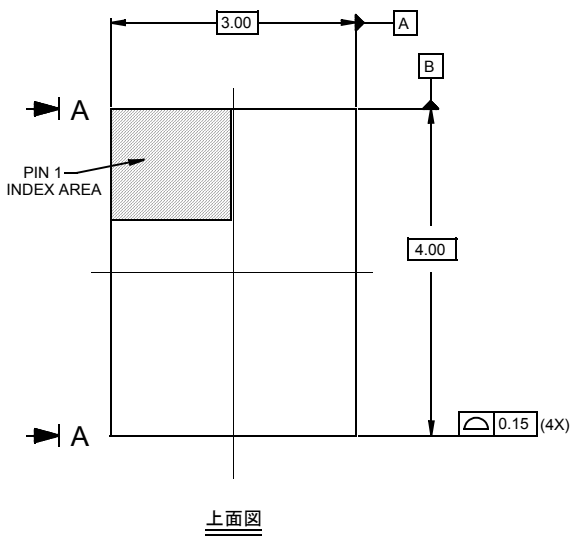
備考：

1. 寸法の単位は mm です。  
( ) 内の寸法は参考値です。
2. 寸法と公差は ASME Y14.5m-1994 にしたがっています。
3. 特記のない限り、公差は DECIMAL ± 0.05 です
4. 寸法 b は金属端子に適用され、端子先端から 0.15mm ~ 0.30mm の範囲で計測した値です。
5. タイパー (示されている場合) は非機能性です。
6. 1 ピンの識別子はオプションですが、表示されているゾーン内に配置されます。1 ピンの識別子はモールドまたはマーキングで示されます。

パッケージ寸法図

L20.3x4

20 LEAD QUAD FLAT NO-LEAD PLASTIC PACKAGE  
Rev 0, 2007/6



備考:

1. 寸法の単位は mm です。  
( ) 内の寸法は参考値です。
2. 寸法と公差は ASME Y14.5m-1994 にしたがっています。
3. 特記のない限り、公差は DECIMAL ± 0.05 です
4. 寸法 b は金属端子に適用され、端子先端から 0.15mm ~ 0.30mm の範囲で計測した値です。
5. タイパー (示されている場合) は非機能性です。
6. 1 ピンの識別子はオプションですが、表示されているゾーン内に配置されます。1 ピンの識別子はモールドまたはマーキングで示されます。